

# PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2003-345311

(43) Date of publication of application : 03.12.2003

(51) Int.Cl.

G09G 3/36

G02F 1/133

G09G 3/20

// H03K 17/00

(21) Application number : 2002-151654

(71) Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22) Date of filing : 27.05.2002

(72) Inventor : KOJIMA TOMOKAZU

NISHI KAZUYOSHI

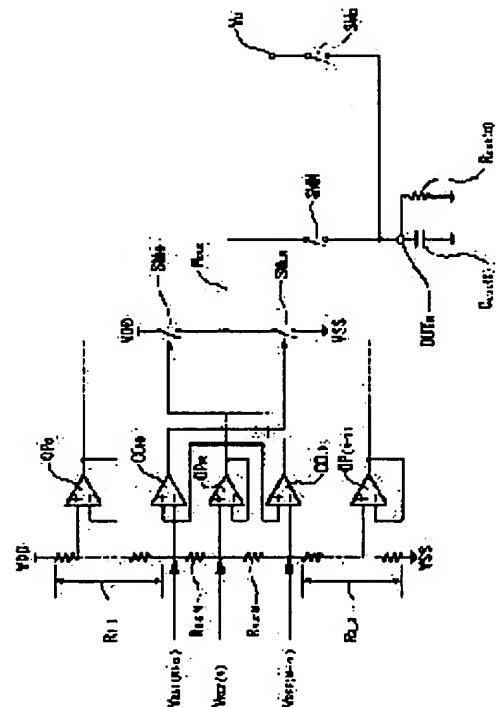
NAKAJIMA KO

## (54) LIQUID CRYSTAL DISPLAY DRIVER

(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a liquid crystal display driver in which low power consumption, high speed operations and stability providing a hardly any oscillating condition are simultaneously satisfied.

**SOLUTION:** Voltages VREF0 to VREF(N-1), which are obtained by resistively voltage dividing the potential between a power supply voltage VDD and a ground potential VSS, are impedance converted by operational amplifiers OP0 to OP(N-1). A switch SWHM is added between the voltage VDD and the output of the operational amplifier OPM. A switch SWLM is added between the potential VSS and the amplifier OPM. The switches SWHM and SWLM are switched by the output signals of comparators COHM and COLM which monitor the output voltages of the operational amplifiers. When the switch SW0 is switched to the switch SWM, a high speed operation is conducted using the electric supply from the potential VDD or the potential VSS for a sudden change in the output voltage of the amplifier OPM. When the output voltage of the amplifier OPM is not changed (i.e., the switches SW0 and SWM are not switched), the operations are limited to the amplifier OPM only and therefore, the power consumption is similar to a conventional case and a stable condition for oscillation is realized.



---

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-345311

(P2003-345311A)

(43) 公開日 平成15年12月3日 (2003.12.3)

(51) Int.Cl. <sup>1</sup>	識別記号	F I	テ-マ-ト(参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 4 5	G 0 2 F 1/133	5 4 5 5 C 0 0 6
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 A 5 C 0 8 0
	6 1 2		6 1 2 F 5 J 0 5 5
	6 2 3		6 2 3 B

審査請求 未請求 請求項の数 5 O L (全 12 頁) 最終頁に統く

(21) 出願番号	特願2002-151654(P2002-151654)	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成14年5月27日 (2002.5.27)	(72) 発明者	小島 友和 大阪府門真市大字門真1006番地 松下システムテクノ株式会社内
		(72) 発明者	西 和義 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(74) 代理人	100068087 弁理士 森本 義弘

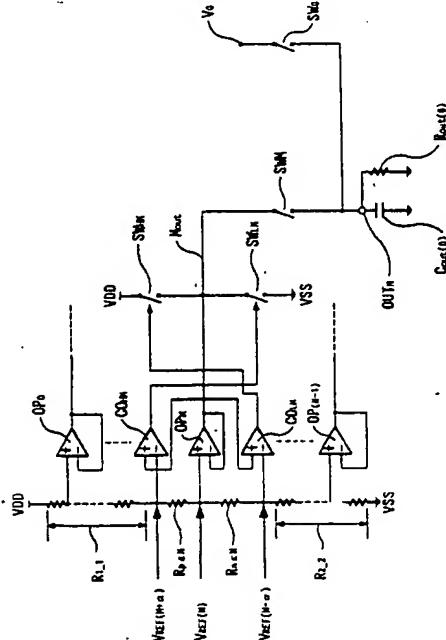
最終頁に統く

## (54) 【発明の名称】 液晶表示駆動装置

## (57) 【要約】

【課題】 低消費電力化、高速化、発振しにくい安定性を同時に満たす液晶表示駆動装置を提供する。

【解決手段】 電源電圧VDDとグランド電位VSS間に抵抗分圧した電圧 $V_{REF(n-1)}$ から $V_{REF(n)}$ をオペアンプOP<sub>n</sub>からOP<sub>(n-1)</sub>でインピーダンス交換し、VDDとオペアンプOP<sub>n</sub>の出力との間にスイッチSW<sub>nn</sub>を付加し、VSSとオペアンプOP<sub>n</sub>の出力との間にスイッチSW<sub>ln</sub>を付加し、オペアンプの出力電圧をモニターするコンパレータCO<sub>nn</sub>、CO<sub>ln</sub>の出力信号でスイッチSW<sub>nn</sub>、SW<sub>ln</sub>を切り替える。スイッチSW<sub>0n</sub>からスイッチSW<sub>nn</sub>に切り替わったとき、オペアンプOP<sub>n</sub>の出力電圧の急激な変化に対してVDDまたはVSSの供給を用いて高速動作を可能にし、オペアンプOP<sub>n</sub>の出力電圧が変化しないとき（スイッチSW<sub>0n</sub>、SW<sub>nn</sub>が切り替わらないとき）には、オペアンプOP<sub>n</sub>のみの動作であるので、従来と同程度の消費電流、発振に対する安定さを得ることができる。



## 【特許請求の範囲】

【請求項1】液晶パネルを駆動する複数の電圧を生成する多値電圧を供給する液晶表示駆動装置であって、

液晶パネルのデータライン数に対応した複数のスイッチと、

前記複数のスイッチに電圧を供給する複数のオペアンプと、

前記複数のオペアンプに基準電圧を与えるための抵抗と、

前記複数のオペアンプの出力をモニターする複数のコンバレータと、

前記複数のオペアンプの出力と電源電圧の間に前記複数のオペアンプの出力とグランド電位の間に介装された複数のスイッチと備え、データ変更時に前記複数のコンバレータが前記複数のスイッチを切り替えて液晶パネルへの出力電圧を収束させるよう構成した液晶表示駆動装置。

【請求項2】データ変更時の収束時間に対する出力電流が、前記複数のオペアンプの出力電流以上の能力を備え、かつ、データ変更のない定常時には、前記複数のオペアンプの定常時電流と同等の低消費電力であることを特徴とする請求項1記載の液晶表示駆動装置。

【請求項3】液晶パネルを駆動する複数の電圧を生成する多値電圧を供給する液晶表示駆動装置であって、

液晶パネルのデータライン数に対応した複数のスイッチと、

前記複数のスイッチに供給する複数のオペアンプと、前記複数のオペアンプに基準電圧を与えるための抵抗と、

前記複数のオペアンプの出力をモニターする複数のコンバレータと備え、前記複数のオペアンプの出力電圧に対して、前記複数のコンバレータによってデータ変更時にのみ、前記複数のオペアンプのバイアス、出力段を構成するトランジスタの能力を増大させることによって、前記複数のオペアンプの能力を増大させて、前記複数のオペアンプの出力電圧を収束させるよう構成した液晶表示駆動装置。

【請求項4】データ変更のあるときのみ、バイアス、出力段を構成する前記トランジスタの能力を増大させ、データ変更のない定常状態時には、バイアス、出力段の前記トランジスタの能力を低下させて、前記複数のオペアンプが低消費電力かつ、発振しにくい安定な電圧を供給するよう構成した請求項3記載の液晶表示駆動装置。

【請求項5】液晶パネルを駆動する複数の電圧を生成する多値電圧を供給する液晶表示駆動装置であって、

液晶パネルのデータライン数に対応した複数のスイッチと、

前記複数のスイッチに供給する複数のオペアンプOP<sub>0</sub>～OP<sub>(n-1)</sub>と、

前記複数のオペアンプに基準電圧V<sub>REF(0)</sub>～V<sub>REF(n-1)</sub>

を与えるための抵抗と、

前記複数のオペアンプの出力と電源との間に介装された複数のN型MOSトランジスタと、

前記複数のオペアンプの出力とグランド電位の間に複数のP型MOSトランジスタと備え、液晶パネルを駆動するための所望の電圧V<sub>REF(0)</sub>～V<sub>REF(n-1)</sub>のうちの一つの電圧V<sub>REF(x)</sub>をこの電圧V<sub>REF(x)</sub>より前記複数のP型MOSトランジスタのしきい値電圧V<sub>th</sub>だけ高い電圧もしくは、電圧のV<sub>REF(x)</sub>よりN型MOSトランジスタのしきい値電圧V<sub>th</sub>だけ低い電圧付近まで、前記複数のオペアンプの駆動に加えて、電源電圧もしくはグランド電位で収束させ、その後に前記複数のP型MOSもしくはN型MOSトランジスタのしきい値電圧分のV<sub>th</sub>もしくはV<sub>th</sub>分、前記複数のオペアンプの駆動で前記複数のオペアンプの出力電圧を所望の電圧V<sub>REF(x)</sub>に収束させるよう構成した液晶表示駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶パネルを駆動する液晶表示駆動装置に関するものである。

【0002】

【従来の技術】図9は従来の液晶表示駆動装置を示す。R<sub>0</sub>、R<sub>1</sub>、…、RM、R<sub>(M+1)</sub>、…、R<sub>n</sub>は、電源電圧V<sub>DD</sub>とグランド電位V<sub>SS</sub>の間の電位差を抵抗分圧して基準電圧を発生させるための抵抗、OP<sub>0</sub>～OP<sub>(n-1)</sub>は、抵抗分圧された電圧V<sub>REF0</sub>～V<sub>REF(n-1)</sub>をバッファするオペアンプ、SW<sub>0</sub>～SW<sub>0(n-1)</sub>、…、SW<sub>M</sub>～SW<sub>M(n-1)</sub>、…、SW<sub>(N-1)</sub>～SW<sub>(N-1)(n-1)</sub>は、オペアンプOP<sub>0</sub>～OP<sub>(n-1)</sub>の出力電圧を出力するための出力選択スイッチであって、電圧V<sub>REF0</sub>～V<sub>REF(n-1)</sub>をオペアンプOP<sub>0</sub>～OP<sub>(n-1)</sub>によってインピーダンスを変換し、出力選択スイッチSW<sub>0</sub>～SW<sub>0(n-1)</sub>～SW<sub>(N-1)(n-1)</sub>のうちの選択されているスイッチ（以下、SW<sub>x</sub>）から所望の電圧（以下、V<sub>REF(x)</sub>）を端子OUT<sub>0</sub>～OUT<sub>(n-1)</sub>を介して液晶パネルに出力する。

【0003】

【発明が解決しようとする課題】液晶パネルを携帯機器や携帯端末に利用するためには、液晶表示駆動装置としては高精度な電圧出力に加えて、高速駆動や低消費電力ということが要求される。

【0004】この従来の構成では、スイッチSW<sub>x</sub>以外のスイッチからSW<sub>x</sub>に切り替わったとき、オペアンプOP<sub>0</sub>～OP<sub>(n-1)</sub>の能力のみで駆動する必要があり、低消費電力と高速駆動の両方を満たすのは困難である。

【0005】さらに、オペアンプOP<sub>0</sub>～OP<sub>(n-1)</sub>は、ポルテージフォロアの構成をとっているため、高速に駆動させると発振しやすい。本発明は、高速駆動、低消費電力、かつ発振しない安定な液晶表示駆動装置を提供することを目的とする。

## 【0006】

【課題を解決するための手段】本発明の請求項1に記載の液晶表示駆動装置は、液晶パネルを駆動する複数の電圧を生成する多値電圧を供給する液晶表示駆動装置であって、液晶パネルのデータライン数に対応した複数のスイッチと、前記複数のスイッチに電圧を供給する複数のオペアンプと、前記複数のオペアンプに基準電圧を与えるための抵抗と、前記複数のオペアンプの出力をモニターする複数のコンバレータと、前記複数のオペアンプの出力と電源電圧との間に前記複数のオペアンプの出力とグランド電位の間に介装された複数のスイッチとを備え、データ変更時に前記複数のコンバレータが前記複数のスイッチを切り替えて液晶パネルへの出力電圧を収束させよう構成したことを特徴とする。

【0007】さらに具体的には、本発明の請求項2に記載のように、請求項1において、データ変更時の収束時間に対する出力電流が、前記複数のオペアンプの出力電流以上の能力を備え、かつ、データ変更のない定常時には、前記複数のオペアンプの定常時電流と同等の低消費電力であることを特徴とする。

【0008】この構成によると、オペアンプの能力に依存しないで高速化でき、高速かつ発振しないという安定さを同時に満たし、さらに高速化のための消費電力はコンバレータの挿入分だけであるから、数マイクロアンペア程度で実現可能である。

【0009】本発明の請求項3に記載の液晶表示駆動装置は、液晶パネルを駆動する複数の電圧を生成する多値電圧を供給する液晶表示駆動装置であって、液晶パネルのデータライン数に対応した複数のスイッチと、前記複数のスイッチに供給する複数のオペアンプと、前記複数のオペアンプに基準電圧を与えるための抵抗と、前記複数のオペアンプの出力をモニターする複数のコンバレータとを備え、前記複数のオペアンプの出力電圧に対して、前記複数のコンバレータによってデータ変更時にのみ、前記複数のオペアンプのバイアス、出力段を構成するトランジスタの能力を増大させることによって、前記複数のオペアンプの能力を増大させて、前記複数のオペアンプの出力電圧を収束させるよう構成したことを特徴とする。

【0010】さらに具体的には、本発明の請求項4に記載のように、請求項3において、データ変更のあるときのみ、バイアス、出力段を構成する前記トランジスタの能力を増大させ、データ変更のない定常状態時には、バイアス、出力段の前記トランジスタの能力を低下させて、前記複数のオペアンプが低消費電力かつ、発振しにくい安定な電圧を供給するよう構成したことを特徴とする。

【0011】この構成によると、オペアンプの能力を変化させて、過渡状態ではバイアス及び出力段のトランジスタ能力を増大させて、高速動作、定常状態ではバイア

ス及び出力段のトランジスタ能力を低下させて、低消費電力、安定動作とを両立させることができる。

【0012】本発明の請求項5記載の液晶表示駆動装置は、液晶パネルを駆動する複数の電圧を生成する多値電圧を供給する液晶表示駆動装置であって、液晶パネルのデータライン数に対応した複数のスイッチと、前記複数のスイッチに供給する複数のオペアンプOP<sub>n</sub>～OP<sub>n-1</sub>と、前記複数のオペアンプに基準電圧V<sub>REF(0)</sub>～V<sub>REF(n-1)</sub>を与えるための抵抗と、前記複数のオペアンプの出力と電源との間に介装された複数のN型MOSトランジスタと、前記複数のオペアンプの出力とグランド電位の間に複数のP型MOSトランジスタとを備え、液晶パネルを駆動するための所望の電圧V<sub>REF(0)</sub>～V<sub>REF(n-1)</sub>のうちの一つの電圧V<sub>REF(x)</sub>をこの電圧V<sub>REF(x)</sub>より前記複数のP型MOSトランジスタのしきい値電圧V<sub>th</sub>だけ高い電圧もしくは、電圧のV<sub>REF(x)</sub>よりN型MOSトランジスタのしきい値電圧V<sub>th</sub>だけ低い電圧付近まで、前記複数のオペアンプの駆動に加えて、電源電圧もしくはグランド電位で収束させ、その後に前記複数のP型MOSもしくはN型MOSトランジスタのしきい値電圧分のV<sub>th</sub>もしくはV<sub>th</sub>分、前記複数のオペアンプの駆動で前記複数のオペアンプの出力電圧を所望の電圧V<sub>REF(x)</sub>に収束させるよう構成したこと

10 特徴とする。  
20 【0013】この構成によると、データ変更のない定常時には、従来と同じ能力であっても、オペアンプOP<sub>n</sub>～OP<sub>n-1</sub>の駆動は、電位差(V<sub>th</sub>+α)もしくは(V<sub>th</sub>+α)で良いので、高速化可能となり、消費電力、オペアンプOP<sub>n</sub>～OP<sub>n-1</sub>の発振に対する安定性は、従来と同程度良いということが可能となる。  
30 【0014】

【発明の実施の形態】以下、本発明の各実施の形態を図1～図8に基づいて説明する。なお、図9に示した従来例の液晶表示駆動装置は、オペアンプOP<sub>n</sub>について注目すると図10のように書ける。ここで、V<sub>o</sub>はV<sub>REF(0)</sub>～V<sub>REF(n-1)</sub>のうちのV<sub>REF(x)</sub>以外の電圧、SW<sub>o</sub>はスイッチSW<sub>0</sub>～SW<sub>(N-1)</sub>のうちのスイッチSW<sub>M</sub>以外のスイッチとする。

40 【0015】(実施の形態1) 図1は本発明の(実施の形態1)の液晶表示駆動装置を示し、オペアンプOP<sub>n</sub>に注目すると図2のように書ける。

【0016】従来のオペアンプOP<sub>n</sub>～OP<sub>n-1</sub>の上下にコンバレータCO<sub>n</sub>～CO<sub>n-1</sub>、CO<sub>1</sub>～CO<sub>2</sub>を挿入し、コンバレータCO<sub>n</sub>～CO<sub>n-1</sub>、CO<sub>1</sub>～CO<sub>2</sub>の出力がスイッチSW<sub>n</sub>～SW<sub>n-1</sub>、SW<sub>1</sub>～SW<sub>2</sub>を介して電源電圧VDDもしくはグランド電位VSSが、オペアンプOP<sub>n</sub>～OP<sub>n-1</sub>の出力電圧を電圧V<sub>REF(x)</sub>の近傍まで駆動するものである。

50 【0017】図1において、R<sub>v0</sub>、R<sub>ε0</sub>、R<sub>v1</sub>、R

〔0019〕以下、同様に、オペアンプOP<sub>n</sub>について、CO<sub>nn</sub>はオペアンプOP<sub>n</sub>の出力電圧と基準電圧V<sub>REFCM-α</sub>とを比較するコンバレータ、SW<sub>nn</sub>は電源電圧V<sub>DD</sub>とオペアンプOP<sub>n</sub>の出力との間に介装されたスイッチ、CO<sub>ln</sub>はオペアンプOP<sub>n</sub>の出力電圧と基準電圧V<sub>REFCM-α</sub>とを比較するコンバレータ、SW<sub>ln</sub>はグランド電位V<sub>SS</sub>とオペアンプOP<sub>n</sub>の出力との間に介装されたスイッチであって、スイッチSW<sub>nn</sub>はコンバレータCO<sub>nn</sub>の出力で開閉が切り替えられ、スイッチSW<sub>ln</sub>はコンバレータCO<sub>ln</sub>の出力で開閉が切り替えられる。

(0021) 図2に示すように、 $R_{1-}$ 、 $R_{2-}$ 、 $R_{\alpha}$ 、 $\epsilon_1$ 、 $R_{\alpha}$ 、 $\epsilon_2$ は基準電圧 $V_{REFCM}$ を発生させる抵抗であり、抵抗 $R_{1-}$ と抵抗 $R_{\alpha}$ 、 $\epsilon_1 \sim R_{1-}$ で分圧した電圧 $V_{REFCM}$ 、 $\alpha$ をコンバレータCO<sub>n</sub>の反転入力端子(-)へ入力し、抵抗 $R_{1-} \sim R_{\alpha}$ 、 $\epsilon_2$ と抵抗 $R_{\alpha}$ 、 $\epsilon_2 \sim R_{1-}$ で分圧した電圧 $V_{REFCM}$ をオペアンプOP<sub>n</sub>の非反転入力端子(+)

(+) へ入力し、抵抗  $R_{11} \sim R_{14}$ ,  $\epsilon_1$  と抵抗  $R_{15}$  で分圧した電圧  $V_{REF(-\alpha)}$  をコンパレータ  $C_O_{14}$  の反転入力端子 (-) へ入力している。

〔0022〕オペアンプOP<sub>n</sub>はボルテージフォロア構成をとり、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>はコンバレータCO<sub>in</sub>の非反転入力端子(+)と、コンバレータCO<sub>in</sub>の非反転入力端子(+)、ならびにスイッチSW<sub>n</sub>に、電圧V<sub>AECMU</sub>を供給する。

[0023] コンバレータCO<sub>nv</sub>, CO<sub>lv</sub>はオペアンプOP<sub>n</sub>の出力M<sub>vv</sub>を高速に電源電圧VDD、グランド電位VSSを用いて収束させる。SW<sub>n</sub>, SW<sub>l</sub>はオペアンプOP<sub>n</sub>の出力M<sub>vv</sub>と他のオペアンプの出力電圧V<sub>o</sub>とを出力切り替えのためのスイッチである。

〔0024〕このように構成された液晶表示駆動装置について、その動作を説明する。スイッチSW<sub>6</sub>が選択されていて、端子OUT<sub>6</sub>にV<sub>6</sub>電圧が output されている状態から、スイッチSW<sub>7</sub>が選択されると、オペアンプOP<sub>6</sub>の出力電圧V<sub>REF(6)</sub>が output される。

[0025] この場合、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の電圧の変化の仕方は、V<sub>REF(H)</sub>よりも低い電位からV<sub>REF(M)</sub>へと電位が上昇して収束する場合と、V<sub>REF(H)</sub>よりも高い電位からV<sub>REF(M)</sub>へと電位が下降して収束する場合がある。.

〔0026〕まず、オペアンプOP<sub>u</sub>の出力M<sub>out</sub>がV<sub>REF(H)</sub>より低い電位からV<sub>REF(H)</sub>へと電位が上昇して収束する場合を説明する。このとき、オペアンプOP<sub>u</sub>の出力M<sub>out</sub>の初期状態は電位がV<sub>REF(H)-α</sub>より高い場合、オペアンプOP<sub>u</sub>のみ動作して出力M<sub>out</sub>の電位をV<sub>REF(H)</sub>へと収束させる。このとき、電圧レンジが電位αボルトと小さいので、オペアンプOP<sub>u</sub>の出力M<sub>out</sub>のみで駆動しても十分、高速動作が可能である。αボルトは、

$$V_{REF(n+\alpha)} - V_{REF(n)} = \alpha$$

である。

[0027] しかしながら、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>がV<sub>REFCH-α</sub>より小さい場合、電圧レンジが大きい。この場合には、V<sub>REFCH-α</sub>付近の電位までコンバーラータCO<sub>LN</sub>がスイッチSW<sub>NH</sub>をオンさせて、電源電圧VDDを、出力M<sub>out</sub>に対してV<sub>REFCH-α</sub>付近の電圧となるまで供給する。

〔0028〕オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の電圧がV<sub>REFCH</sub>-α付近の電圧となったとき、コンバレータCO<sub>1</sub>がスイッチSW<sub>11</sub>をオフして電源電圧VDDからの供給を切る。このあと、オペアンプOP<sub>n</sub>によって、V<sub>REFCH</sub>-αからV<sub>REFCH</sub>電位まで上昇させて、端子OU<sub>T</sub>は電圧V<sub>REFCH</sub>に収束する。

〔0029〕このように過渡状態、すなわち、出力M<sub>0..</sub>が大きな変化するときのみ、コンバレータCO<sub>1..</sub>で50 電源電圧VDDを供給するため、従来と同等のオペアン

オペアンプの能力でありながら高速化が可能となる。

[0030] 次に、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>がV<sub>REF(n)</sub>より高い電位からV<sub>REF(n)</sub>へと電位が降下して収束する場合を説明する。このとき、端子OUT<sub>n</sub>の初期状態は電位がV<sub>REF(n)-α</sub>より低い場合、オペアンプOP<sub>n</sub>のみ動作して、端子OUT<sub>n</sub>の電位をV<sub>REF(n)</sub>へと収束させる。このとき、電圧レンジが電位αと小さいオペアンプOP<sub>n</sub>のみで駆動しても十分に高速動作が可能である。

[0031] しかしながら、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>がV<sub>REF(n)-α</sub>より大きい場合、電圧レンジが大きい。この場合には、V<sub>REF(n)-α</sub>付近の電位まで、コンバレータCO<sub>nn</sub>がスイッチSW<sub>nn</sub>をオンさせて、グランド電位VSSが、出力M<sub>out</sub>に対してV<sub>REF(n)-α</sub>付近の電圧となるまで供給する。

[0032] オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の電圧がV<sub>REF(n)-α</sub>付近の電圧となったとき、コンバレータCO<sub>nn</sub>がスイッチSW<sub>nn</sub>をオフさせて、グランド電位VSSからの供給を切る。このあと、オペアンプOP<sub>n</sub>によって、V<sub>REF(n)-α</sub>からV<sub>REF(n)</sub>まで上昇させて、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>は電圧V<sub>REF(n)</sub>に収束する。

[0033] (実施の形態2) 図3～図6は本発明の(実施の形態2)の液晶表示駆動装置を示す。図3は本発明の(実施の形態2)の液晶表示駆動装置を示し、オペアンプOP<sub>n</sub>～OP<sub>(n-1)</sub>の上下にコンバレータCO<sub>nn</sub>～CO<sub>(n-1)</sub>、CO<sub>10</sub>～CO<sub>(n-1)</sub>を挿入し、このコンバレータの出力をオペアンプOP<sub>n</sub>～OP<sub>(n-1)</sub>に入力することによって、オペアンプOP<sub>n</sub>～OP<sub>(n-1)</sub>のバイアス及び出力段のトランジスタ能力を過渡状態と定常状態の時で変化させる点が従来とは異なっている。

[0034] 図3において、R<sub>v0</sub>、R<sub>ε0</sub>、R<sub>v1</sub>、R<sub>ε1</sub>、…、R<sub>vn</sub>、R<sub>εn</sub>、R<sub>v(n-1)</sub>、R<sub>ε(n-1)</sub>、R<sub>v0</sub>～R<sub>v(n-1)</sub>は、電源電圧VDDとグランド電位VSSの間の電位差を抵抗分圧して基準電圧を発生させるための抵抗、OP<sub>n</sub>～OP<sub>(n-1)</sub>は、抵抗分圧された電圧V<sub>REF0</sub>、…、V<sub>REFn</sub>、…、V<sub>REF(n-1)</sub>をバッファするオペアンプ、SW<sub>0</sub>～SW<sub>0(n-1)</sub>、…、SWM<sub>0</sub>～SWM<sub>(n-1)</sub>、…、SW(N-1)～SW(N-1)<sub>(n-1)</sub>は、オペアンプOP<sub>n</sub>～OP<sub>(n-1)</sub>の出力電圧を選択するための出力選択スイッチであって、端子OUT<sub>n</sub>～OUT<sub>(n-1)</sub>から液晶パネルLCDに出力する。

[0035] CO<sub>nn</sub>はオペアンプOP<sub>n</sub>の出力電圧と基準電圧V<sub>REF(n)-α</sub>とを比較するコンバレータ、CO<sub>10</sub>はオペアンプOP<sub>0</sub>の出力電圧と基準電圧V<sub>REF(0)-α</sub>とを比較するコンバレータであって、コンバレータCO<sub>nn</sub>、CO<sub>10</sub>の出力でオペアンプOP<sub>n</sub>の能力を制御している。この(実施の形態2)のオペアンプOP<sub>n</sub>の具体的な構成は後述する。

[0036] 以下、同様に、オペアンプOP<sub>n</sub>について

て、CO<sub>nn</sub>はオペアンプOP<sub>n</sub>の出力電圧と基準電圧V<sub>REF(n)-α</sub>とを比較するコンバレータ、CO<sub>10</sub>はオペアンプOP<sub>0</sub>の出力電圧と基準電圧V<sub>REF(0)-α</sub>とを比較するコンバレータであって、コンバレータCO<sub>nn</sub>、CO<sub>10</sub>の出力でオペアンプOP<sub>n</sub>の能力を制御している。

[0037] オペアンプOP<sub>(n-1)</sub>について、CO<sub>(n-1)0</sub>はオペアンプOP<sub>(n-1)</sub>の出力電圧と基準電圧V<sub>REF(n-1)-α</sub>とを比較するコンバレータ、CO<sub>(n-1)10</sub>はオペアンプOP<sub>(n-1)</sub>の出力電圧と基準電圧V<sub>REF(0)-α</sub>とを比較するコンバレータであって、コンバレータCO<sub>(n-1)0</sub>、CO<sub>(n-1)10</sub>の出力でオペアンプOP<sub>(n-1)</sub>の能力を制御している。

[0038] オペアンプOP<sub>n</sub>に注目すると図3は図4のように書ける。図4に示すように、R<sub>11</sub>、R<sub>21</sub>、R<sub>31</sub>、ε<sub>11</sub>、R<sub>12</sub>ε<sub>11</sub>は基準電圧を発生させる抵抗であり、抵抗R<sub>11</sub>と抵抗R<sub>12</sub>ε<sub>11</sub>で分圧した電圧V<sub>REF(n)-α</sub>をコンバレータCO<sub>nn</sub>の反転入力(-)へ入力し、抵抗R<sub>11</sub>～R<sub>31</sub>ε<sub>11</sub>と抵抗R<sub>12</sub>ε<sub>11</sub>～R<sub>21</sub>で分圧した電圧V<sub>REF(n)</sub>をオペアンプOP<sub>n</sub>の非反転入力(+)へ入力し、抵抗R<sub>11</sub>～R<sub>31</sub>ε<sub>11</sub>と抵抗R<sub>21</sub>で分圧した電圧V<sub>REF(n)-α</sub>へ入力している。CO<sub>nn</sub>、CO<sub>10</sub>はオペアンプ出力M<sub>out</sub>を高速に収束させるために高速モードに収束したあとに低速モードに能力を切り替えるためのコンバレータである。

[0039] オペアンプOP<sub>n</sub>は図5に示すように構成されている。オペアンプOP<sub>n</sub>は、P型MOSトランジスタMP1、MP2、MP5、MP6とN型MOSトランジスタMN1、MN2、MN5、MN6などで構成される差動増幅部と、制御回路100と、P型MOSトランジスタMP3、MP4とN型MOSトランジスタMN3、MN4で構成される出力段とで構成されている。制御回路100はオペアンプのA B級回路を構成するものであり、この回路がトランジスタMP3、MN3の消費電流、電流能力を決定する。

[0040] このように構成された液晶表示駆動装置について、その動作を説明する。スイッチSW<sub>0</sub>が選択されていて、オペアンプOP<sub>0</sub>の出力M<sub>out</sub>に電圧V<sub>0</sub>が出力されている状態から、スイッチSWMが選択されると、オペアンプOP<sub>0</sub>の出力電圧V<sub>REF(0)</sub>が出力される。

[0041] この場合、オペアンプOP<sub>0</sub>の出力M<sub>out</sub>の電圧の変化の仕方は、V<sub>REF(0)</sub>よりも低い電位からV<sub>REF(0)</sub>へと電位が上昇して収束する場合とV<sub>REF(0)</sub>よりも高い電位からV<sub>REF(0)</sub>へと電位が降下して収束する場合がある。

[0042] まず、オペアンプOP<sub>0</sub>の出力M<sub>out</sub>がV<sub>REF(0)</sub>よりも低い電位からV<sub>REF(0)</sub>へと電位が上昇して収束する場合を説明する。このとき、オペアンプOP<sub>0</sub>の出力M<sub>out</sub>の初期状態は電位がV<sub>REF(0)-α</sub>より高い場合、オペアンプOP<sub>0</sub>のみ動作して、オペアンプOP<sub>0</sub>の

出力M<sub>out</sub>の電位をV<sub>REFCM</sub>へと収束させる。このとき、電圧レンジが $\alpha$ と小さいので、オペアンプOP<sub>n</sub>のみで駆動しても十分、高速動作が可能である。

【0043】また、このときコンバレータCO<sub>in</sub>はオペアンプOP<sub>n</sub>に対して、制御信号として“L”レベルの信号を出し、その結果、図5のスイッチSW<sub>11</sub>、SW<sub>12</sub>が電源電圧VDDとつながり、図5のSW<sub>11</sub>、SW<sub>12</sub>がグランド電位VSSにつながり、オペアンプOP<sub>n</sub>の入力側のバイアスは、トランジスタMP1、MN1を介してバイアスされる。オペアンプOP<sub>n</sub>の出力側は、トランジスタMP3、MN3を介してバイアスされ、トランジスタMP2、MP4、MN2、MN4は動作しないので、オペアンプOP<sub>n</sub>は、低消費電力で、かつ発振に対する高い安定性を持つ。

【0044】しかしながら、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>がV<sub>REFCM</sub>- $\alpha$ より小さい場合は電圧レンジが大きい。この場合にはV<sub>REFCM</sub>- $\alpha$ 付近の電位までコンバレータCO<sub>in</sub>が制御信号として“H”レベルの信号を出す。これによって、オペアンプOP<sub>n</sub>の内部に付加したSW<sub>11</sub>、SW<sub>12</sub>、SW<sub>21</sub>、SW<sub>22</sub>が切り替わってトランジスタMP2、MP4、MN2、MN4をオン状態とするため、オペアンプOP<sub>n</sub>のバイアス、出力段の能力が上がり、その結果、オペアンプOP<sub>n</sub>の周波数特性、出力ドライブ能力が上がる。

【0045】やがて、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の電位がV<sub>REFCM</sub>- $\alpha$ 付近まで上昇すると、コンバレータCO<sub>in</sub>が制御信号として“L”レベルの信号を出し、オペアンプOP<sub>n</sub>のトランジスタMP2、MP4、MN2、MN4をオフ状態させる。これによってオペアンプOP<sub>n</sub>のバイアス、出力段のトランジスタは、トランジスタの付加されない状態に戻り、低消費電力で、かつ発振に対する高い安定性を持つ状態となる。

【0046】次に、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>がV<sub>REFCM</sub>より高い電位からV<sub>REFCM</sub>へと電位が降下して収束する場合を説明する。このとき、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の初期状態は電位がV<sub>REFCM</sub>- $\alpha$ より高い場合、オペアンプOP<sub>n</sub>のみ動作して、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の電位をV<sub>REFCM</sub>へと収束させる。このとき、電圧レンジが $\alpha$ と小さいので、先のオペアンプOP<sub>n</sub>の出力M<sub>out</sub>が上昇して場合と同様に、オペアンプOP<sub>n</sub>のみで駆動しても、高速動作が可能であり、かつ低消費電力で、かつ発振に対する高い安定性を持つ。

【0047】しかしながら、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>がV<sub>REFCM</sub>- $\alpha$ より大きい場合、電圧レンジが大きい。この場合には、V<sub>REFCM</sub>- $\alpha$ 付近の電位まで、コンバレータCO<sub>in</sub>が制御信号として“H”レベルの信号を出し、オペアンプOP<sub>n</sub>の内部に付加したSW<sub>11</sub>、SW<sub>12</sub>、SW<sub>21</sub>、SW<sub>22</sub>が切り替わってトランジスタMP2、MP4、MN2、MN4をオン状態になる。これによってオペアンプOP<sub>n</sub>のバイアス、出力段の能力が

上がり、その結果、オペアンプOP<sub>n</sub>の周波数特性、出力ドライブ能力を上がる。

【0048】やがて、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の電位がV<sub>REFCM</sub>- $\alpha$ 付近まで下降すると、コンバレータCO<sub>in</sub>が制御信号として“L”レベルの信号を出し、オペアンプOP<sub>n</sub>の内部に付加したSW<sub>11</sub>、SW<sub>12</sub>、SW<sub>21</sub>、SW<sub>22</sub>が切り替わってトランジスタMP2、MP4、MN2、MN4がオフ状態となる。これによってオペアンプOP<sub>n</sub>のバイアス、出力段のトランジスタは、トランジスタの付加されない状態に戻り、低消費電力で、かつ発振に対する高い安定性を持つ状態となる。

【0049】したがって、液晶表示駆動装置は、データが変更されない状態では、発振に対する高い安定性と消費電力でありながら、データが変更されるときに高速化できる。

【0050】動作をさらに詳しく説明する。オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の電位が電圧V<sub>REFCM</sub>- $\alpha$ より低い場合に、コンバレータCO<sub>in</sub>は制御信号として“H”レベルの信号を出し、コンバレータCO<sub>in</sub>は制御信号として“L”レベルの信号を出力する。これにより、図5に示したオペアンプOP<sub>n</sub>のスイッチSW<sub>11</sub>、SW<sub>12</sub>、SW<sub>21</sub>、SW<sub>22</sub>が図6に示すように動作する。

【0051】この状態は、スイッチSW<sub>11</sub>、SW<sub>12</sub>の動作によって、トランジスタMP2、MN2のゲートにもバイアスP、バイアスNが印加されて、オペアンプOP<sub>n</sub>の周波数特性が向上する。さらに、スイッチSW<sub>21</sub>によってトランジスタMP4のゲートにも入力信号が印加されて出力電流能力が向上する。

【0052】これによって、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>は、V<sub>REFCM</sub>- $\alpha$ より低い電位からV<sub>REFCM</sub>- $\alpha$ まで高速動作が可能となる。次に、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の電位が電圧V<sub>REFCM</sub>- $\alpha$ とV<sub>REFCM</sub>- $\alpha$ の間の場合には、コンバレータCO<sub>in</sub>は制御信号として“L”レベルの信号を出し、コンバレータCO<sub>in</sub>は制御信号として“L”レベルの信号を出力する。これにより図6に示すように動作する。

【0053】この状態のときには、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の基準電圧との電位差は2 $\alpha$ 以内であるので、オペアンプOP<sub>n</sub>の能力を下げて低消費電力化させる。このとき、図5の差動バイアス回路はトランジスタMP1、MN1、出力用トランジスタMP3、MN4で構成され、オペアンプOP<sub>n</sub>の周波数特性、電流能力が共に小さい。しかし、差動増幅バイアス回路をトランジスタMP1、MN1、出力用トランジスタをMP3、MN4で構成できることで低消費電力化が可能となる。

【0054】また、オペアンプOP<sub>n</sub>の出力M<sub>out</sub>の電位が電圧V<sub>REFCM</sub>- $\alpha$ より低い場合には、コンバレータCO<sub>in</sub>は制御信号として“L”レベルの信号を出し、コンバレータCO<sub>in</sub>は制御信号として“H”レベルの信号を出力する。これにより図5に示したオペアンプOP<sub>n</sub>

のスイッチ  $SW_{n1}$ ,  $SW_{n2}$ ,  $SW_L$  が図6に示すように動作する。さらに、スイッチ  $SW_L$  によって出力用トランジスタがトランジスタ  $MP_3$ ,  $MP_4$  となり、出力電流能力が向上する。

【0055】この状態は、スイッチ  $SW_{n1}$ ,  $SW_{n2}$  の動作によって、トランジスタ  $MP_2$ ,  $MN_2$  のゲートにもバイアスP, バイアスNが印加されて、オペアンプ  $OP_n$  の周波数特性が向上する。これによって、オペアンプ  $OP_n$  の出力  $M_{out}$  は  $V_{REF(n). \alpha}$  より高い電位から  $V_{REF(n). \alpha}$  まで高速動作が可能となる。

【0056】(実施の形態3) 図7と図8は本発明の(実施の形態3)の液晶表示駆動装置を示す。図7において、 $R_{v0}$ ,  $R_p \epsilon_0$ ,  $R_{v1}$ ,  $R_n \epsilon_0$ , ...,  $R_{vn}$ ,  $R_p \epsilon_n$ ,  $R_n \epsilon_n$ ,  $R_{v(n-1)}$ , ...,  $R_{v(n-1)}$ ,  $R_p \epsilon_{(n-1)}$ ,  $R_n \epsilon_{(n-1)}$ ,  $R_{vn}$  は、電源電圧  $VDD$  とグランド電位  $VSS$  の間の電位差を抵抗分圧して基準電圧を発生させるための抵抗、 $OP_0 \sim OP_{(n-1)}$  は、抵抗分圧された電圧  $V_{REF0}$ , ...,  $V_{REF(n-1)}$  をバッファするオペアンプ、 $SW0_0 \sim SW0_{(n-1)}$ , ...,  $SWM_0 \sim SWM_{(n-1)}$  は、オペアンプ  $OP_0 \sim OP_{(n-1)}$  の出力電圧を選択するための出力選択スイッチであって、端子  $OUT_0 \sim OUT_{(n-1)}$  から液晶パネル  $LCD$  に出力する。

【0057】 $MN_n$  はゲートに基準電圧  $V_{REF(n). \alpha}$  が印加されたN型MOSトランジスタ、 $MP_n$  はゲートに基準電圧  $V_{REF(n). \alpha}$  が印加されたP型MOSトランジスタであって、バッファ接続されたオペアンプ  $OP_n$  の出力と電源電圧  $VDD$ との間にトランジスタ  $MN_n$  の出力回路が介装されている。トランジスタ  $MP_n$  の出力回路はオペアンプ  $OP_n$  の出力とグランド電位  $VSS$ との間に介装されている。

【0058】以下、同様に、オペアンプ  $OP_n$  について、 $MN_{(n-1)}$  はゲートに基準電圧  $V_{REF((n-1). \alpha)}$  が印加されたN型MOSトランジスタ、 $MP_{(n-1)}$  はゲートに基準電圧  $V_{REF((n-1). \alpha)}$  が印加されたP型MOSトランジスタであって、バッファ接続されたオペアンプ  $OP_{(n-1)}$  の出力と電源電圧  $VDD$ との間にトランジスタ  $MN_{(n-1)}$  の出力回路が介装されている。トランジスタ  $MP_{(n-1)}$  の出力回路はオペアンプ  $OP_{(n-1)}$  の出力とグランド電位  $VSS$ との間に介装されている。

【0059】オペアンプ  $OP_{(n-1)}$  について、 $MN_{(n-1)}$  はゲートに基準電圧  $V_{REF((n-1). \alpha)}$  が印加されたN型MOSトランジスタ、 $MP_{(n-1)}$  はゲートに基準電圧  $V_{REF((n-1). \alpha)}$  が印加されたP型MOSトランジスタであって、バッファ接続されたオペアンプ  $OP_{(n-1)}$  の出力と電源電圧  $VDD$ との間にトランジスタ  $MN_{(n-1)}$  の出力回路が介装されている。トランジスタ  $MP_{(n-1)}$  の出力回路はオペアンプ  $OP_{(n-1)}$  の出力とグランド電位  $VSS$ との間に介装されている。

【0060】図7において、オペアンプ  $OP_n$  に注目すると図8のように書ける。図8に示すように、抵抗  $R_{-1}$ ,  $R_{1-1}$ ,  $R_{2-1}$ ,  $R_p \epsilon_n$ ,  $R_n \epsilon_n$  は基準電圧を発生させる抵抗であり、抵抗  $R_{1-3}$  と抵抗  $R_p \epsilon_n \sim R_{1-1}$  で分圧した電圧  $V_{REF(n). \alpha}$  をトランジスタ  $MN_n$  のゲートに接続し、トランジスタ  $MN_n$  のドレインを電源電圧  $VDD$  に、ソースをオペアンプ  $OP_n$  の出力  $M_{out}$  に接続する。さらに、抵抗  $R_{1-1} \sim R_n \epsilon_n$  と抵抗  $R_{2-1}$  で分圧した電圧  $V_{REF(n). \alpha}$  をトランジスタ  $MP_n$  のゲートに接続し、

10 トランジスタ  $MP_n$  のドレインをグランド電位  $VSS$  に、ソースをオペアンプ  $OP_n$  の出力  $M_{out}$  に接続する。また、 $R_{1-1} \sim R_n \epsilon_n$  と  $R_p \epsilon_n \sim R_{1-1}$  で分圧した電圧  $V_{REF(n). \alpha}$  をオペアンプ  $OP_n$  の非反転入力 (+) に印加し、オペアンプ  $OP_n$  をボルテージフォロアの構成として、スイッチ  $SWM$  を介して出力する。また、スイッチ  $SWM$  が選択されていないときには、スイッチ  $SW_0$  を介して、他のオペアンプの出力電圧  $V$  が出力される。

【0061】このように構成された液晶表示装置について、以下にその動作を説明する。スイッチ  $SW_0$  が選択されていて、 $V_{REF(n)}$  以外の電圧が出力されている状態から、スイッチ  $SWM$  が選択されると、オペアンプ  $OP_n$  の出力電圧に  $V_{REF(n)}$  が出力される。

【0062】この場合、オペアンプ  $OP_n$  の出力  $M_{out}$  の電圧変化の仕方は、 $V_{REF(n)}$  より低い電圧から、 $V_{REF(n)}$  へと上昇する場合と  $V_{REF(n)}$  より低い電圧から低下して収束する場合とがある。

【0063】まず、オペアンプ  $OP_n$  の出力  $M_{out}$  が  $V_{REF(n)}$  より低い電位から、 $V_{REF(n)}$  へと電位が上昇して収束する場合を説明する。このとき、トランジスタ  $MN_n$  のしきい値電圧を  $V_{thn}$  とするとき、端子  $OUT_n$  が、 $(V_{REF(n). \alpha}, -V_{thn})$  より大きい場合、電圧レンジが  $(\alpha - V_{thn})$  と小さいので、オペアンプ  $OP_n$  のみでも高速に  $V_{REF(n)}$  に収束させることができる。

【0064】しかしながら、 $(V_{REF(n). \alpha}, -V_{thn})$  より小さい場合は電圧レンジが大きい。この場合には、 $(V_{REF(n). \alpha}, -V_{thn})$  までトランジスタ  $MN_n$  がオンし、電源電圧  $VDD$  をオペアンプ  $OP_n$  の出力  $M_{out}$  に供給し  $(V_{REF(n). \alpha}, -V_{thn})$  まで供給する。オペアンプ  $OP_n$  の出力  $M_{out}$  が  $(V_{REF(n). \alpha}, -V_{thn})$  までくると

40 トランジスタ  $MN_n$  がオフし電源電圧  $VDD$  から供給を断ち、 $(V_{REF(n). \alpha}, -V_{thn})$  から  $V_{REF(n)}$  までオペアンプ  $OP_n$  が収束させる。

【0065】次に、オペアンプ  $OP_n$  の出力  $M_{out}$  が  $V_{REF(n)}$  より高い電位から、 $V_{REF(n)}$  へと電位が低下して収束する場合を説明する。このとき、トランジスタ  $MP_n$  のしきい値電圧  $V_{thn}$  とするとき、オペアンプ  $OP_n$  の出力  $M_{out}$  が、 $(V_{REF(n). \alpha}, +V_{thn})$  よりも小さい場合、電圧レンジが  $(-\alpha + V_{thn})$  と小さいので、オペアンプ  $OP_n$  のみでも高速に  $V_{REF(n)}$  に収束させること

50 ができる。

【0066】しかしながら、 $(V_{REF(H)} - \alpha_1 + V_{thn})$  より大きい場合は電圧レンジが大きい。この場合には、 $(V_{REF(H)} - \alpha_1 + V_{thn})$  までトランジスタ  $M_{Pn}$  がオンし、グランド電位  $VSS$  をオペアンプ  $OP_n$  の出力  $M_{out}$  に供給し  $(V_{REF(H)} - \alpha_1 + V_{thn})$  まで供給する。オペアンプ  $OP_n$  の出力  $M_{out}$  が  $(V_{REF(H)} - \alpha_1 + V_{thn})$  までくるとトランジスタ  $M_{Pn}$  がオフしグランド電位  $VSS$  から供給を断ち、 $(V_{REF(H)} - \alpha_1 - V_{thn})$  から  $V_{REF(H)}$  までオペアンプ  $OP_n$  が収束させる。

【0067】

【発明の効果】以上のように本発明によると、コンバレータ及び電源とオペアンプ間のトランジスタを新たにシステムに付加したことによって、データが変化しない状態ではコンバレータ及び追加したトランジスタは動作しないので、従来と同等の安定性、消費電力でありながら、データが変化する状態では、このコンバレータがスイッチを介して、電源電圧  $VDD$  またはグランド電位  $VSS$  から出力電圧が  $V_{REF}$  付近まで高速に供給する。もしくは、追加したトランジスタが電源電圧  $VDD$  またはグランド電位  $VSS$  から  $(V_{REF} + V_{thn} + \alpha)$  または  $(V_{REF} - V_{thn} - \alpha)$  まで供給することによって、オペアンプの能力には依存させないで高速化することが可能となる。

【図面の簡単な説明】

【図1】本発明の(実施の形態1)における液晶表示駆動装置のブロック図

【図2】同実施の形態の説明図

【図3】本発明の(実施の形態2)における液晶表示駆動装置のブロック図

【図4】同実施の形態の説明図

【図5】同実施の形態のオペアンプの回路図

\* 【図6】同実施の形態のコンバレータの各出力状態と各スイッチの切り替え状態の関係図  
【図7】本発明の(実施の形態3)における液晶表示駆動装置のブロック図

【図8】同実施の形態の説明図

【図9】従来の液晶表示駆動装置の構成図

【図10】同従来例の説明図

【符号の説明】

 $VDD$  電源電圧10  $VSS$  グランド電位 $out_0$  から  $out(N-1)$ ,  $OUT_n$  液晶表示駆動装置の出力端子 $V_{REF(0)} \sim V_{REF(H)}$ ,  $VDD$  と  $VSS$  を  $R_0 \sim R_n$  で分圧した電圧のN番目の電圧 $V_{REF(H)}$ ,  $VDD$  と  $VSS$  を抵抗  $R_0 \sim R_n$  と抵抗  $R_{(H-1)}$  と  $R_n$  で分圧した電圧 $V_0$ ,  $V_{REF(H)}$  以外の  $V_{REF(0)} \sim V_{REF(H-1)}$  の中のうちの1つの電圧20.  $V_{REF(H)-\alpha}$ ,  $V_{REF(H)}$  より  $\alpha (>0)$  高い電圧 $OP_0 \sim OP_{(H-1)}$ ,  $OP_n$  オペアンプ $SW_0 \sim SW_{(H-1)}$ ,  $SW_n$  スイッチ $SW_{HH}$ ,  $SW_{LM}$  スイッチ $CO_{HH}$ ,  $CO_{LM}$  コンバレータ $SW_{H1}$ ,  $SW_{H2}$  スイッチ $SW_{L1}$ ,  $SW_{L2}$  スイッチ

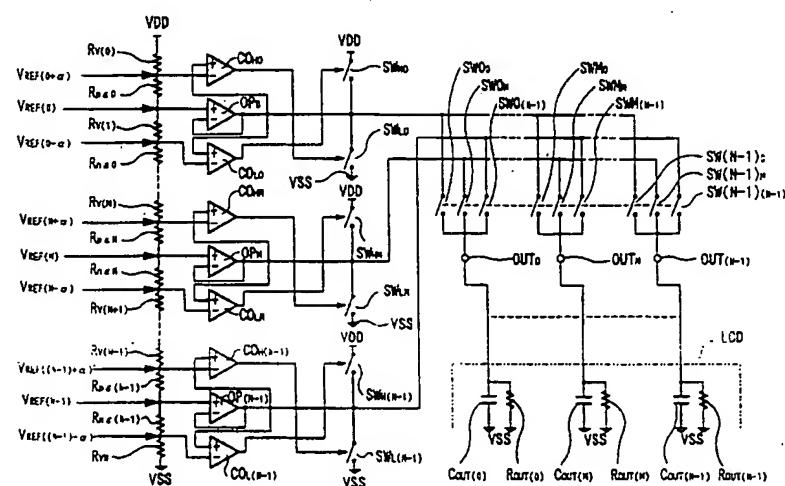
MP1~MP4 P型MOSトランジスタ

MN1~MN4 N型MOSトランジスタ

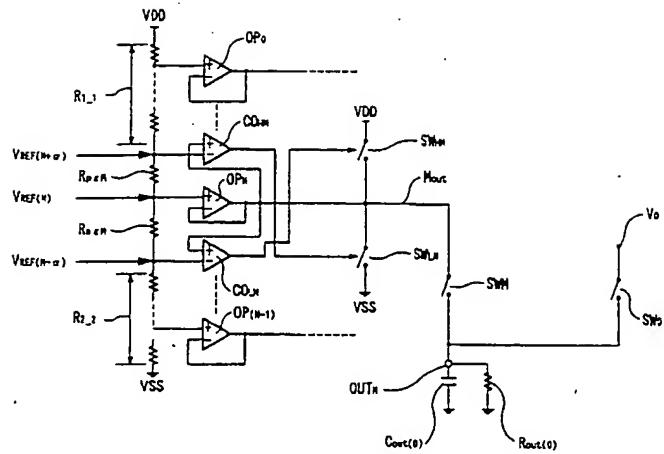
MP<sub>L0</sub>~MP<sub>L(H-1)</sub> P型MOSトランジスタ30 MN<sub>H0</sub>~MN<sub>H(H-1)</sub> N型MOSトランジスタ

\*

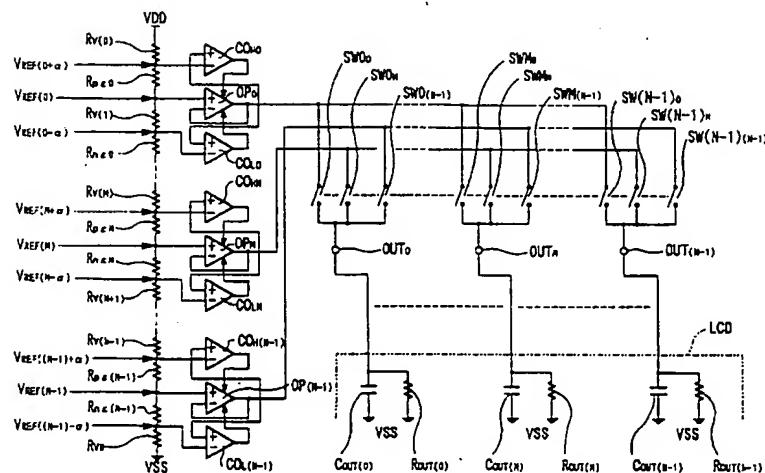
【図1】



[図2]



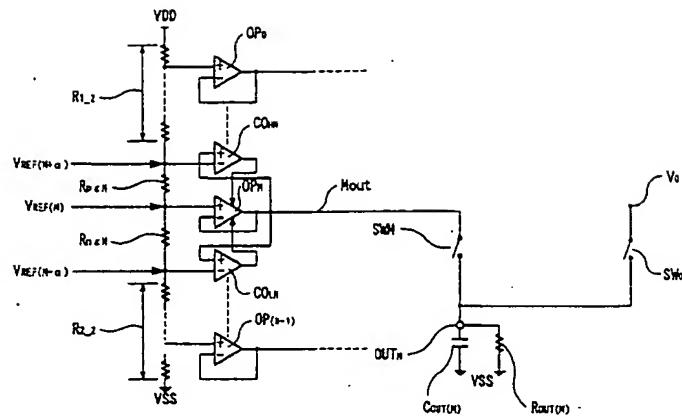
[図3]



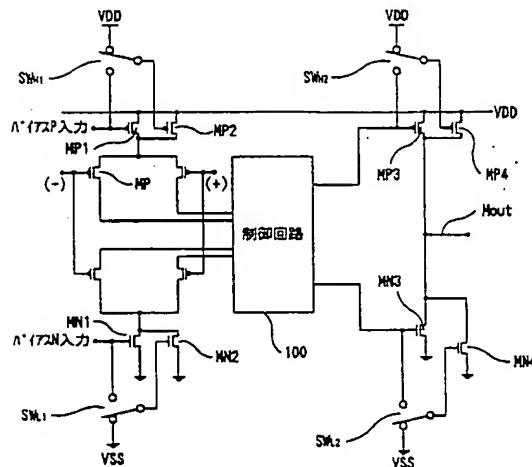
[図6]

CO <sub>0</sub>	CO <sub>x</sub>	SW <sub>1</sub>	SW <sub>2</sub>	SW <sub>3</sub>	SW <sub>1</sub>	SW <sub>2</sub>	オペアンプOP <sub>0</sub> の消費電流	オペアンプOP <sub>x</sub> の駆動
L	-	VDD	VDD	VSS	VSS	-	小	小
L	-H	A <sup>+</sup> 172P	A <sup>+</sup> 172P-ト電圧	A <sup>+</sup> 172N	VSS	-	大	大
H	L	A <sup>+</sup> 172P	VDD	A <sup>+</sup> 172N	A <sup>+</sup> 172N-ト電圧	-	大	大
H	H	-	-	-	-	-	-	-

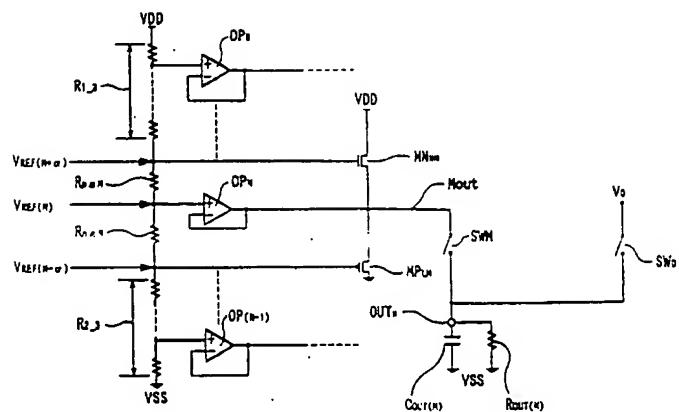
(图4)



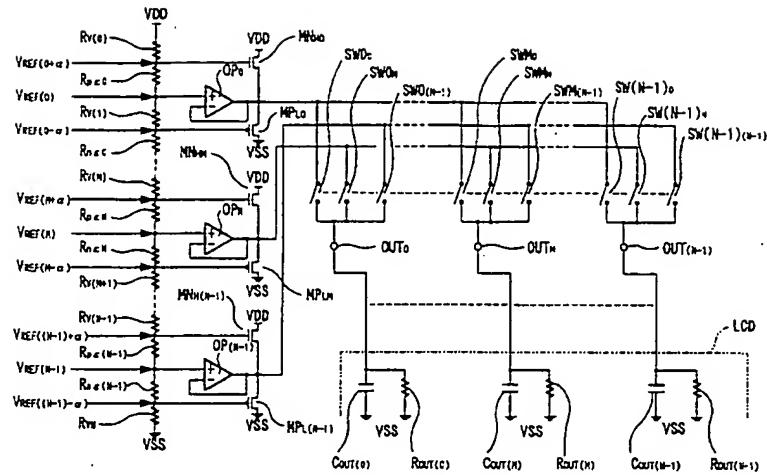
[図5]



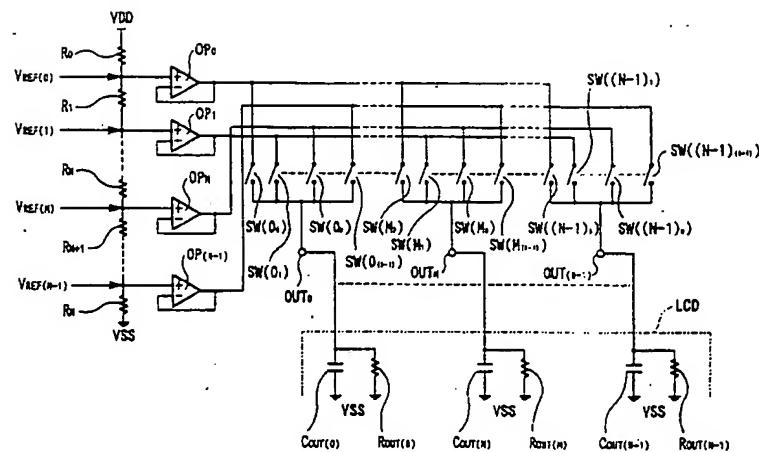
[図8]



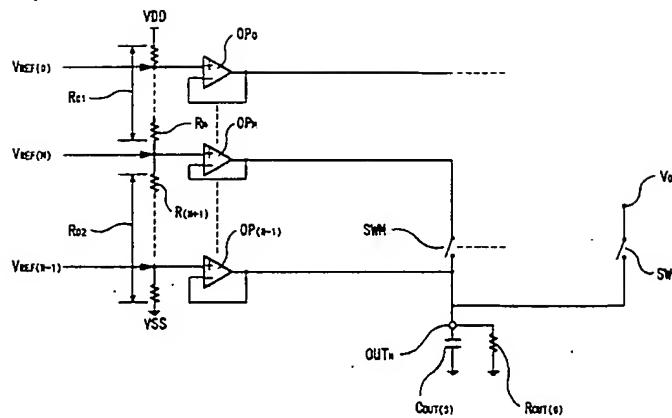
[図7]



[図9]



[図10]



フロントページの続き

(51) Int.C1.	識別記号	F I	マーク(参考)
G 0 9 G 3/20		G 0 9 G 3/20	6 2 3 F
// H 0 3 K 17/00		H 0 3 K 17/00	M

(72) 発明者 中島 香 大阪府門真市大字門真1006番地 松下システムテクノ株式会社内	F ターム(参考) 2H093 NA10 NA80 NC25 ND32 ND39 ND48 SC006 AA16 AF45 AF54 AF64 AF69 AF75 AF83 BB11 BC12 BF14 BF24 BF25 BF34 BF43 FA47 FA56 SC080 AA10 BB05 DD08 DD09 DD26 EE29 FF03 FF09 JJ02 JJ03 KK07 SJ055 AX00 AX02 AX13 BX02 BX09 BX16 CX30 DX22 DX56 DX73 DX83 EX07 EY01 EY10 EY21 EZ07 EZ09 EZ51 FX18 FX38 GX00 GX01 GX02
--	---

**\* NOTICES \***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] Two or more switches which are the liquid crystal display driving gears which supply the multiple-value electrical potential difference which generates two or more electrical potential differences which drive a liquid crystal panel, and corresponded to the number of data lines of a liquid crystal panel, Two or more operational amplifiers which supply an electrical potential difference to said two or more switches, and the resistance for giving reference voltage to said two or more operational amplifiers, Two or more comparators which act as the monitor of the output of two or more of said operational amplifiers, It has the output of two or more of said operational amplifiers, and two or more switches infix between ground potential between the output of two or more of said operational amplifiers, and supply voltage. The liquid crystal display driving gear constituted so that said two or more comparators might change said two or more switches at the time of data modification and the output voltage to a liquid crystal panel might be completed as it.

[Claim 2] The liquid crystal display driving gear according to claim 1 characterized by being a low power equivalent to a current at the time of the stationary of two or more of said operational amplifiers at the time of the stationary which the output current over the convergence time amount at the time of data modification is equipped with the capacity beyond the output current of

two or more of said operational amplifiers, and does not have data modification.

[Claim 3] Two or more switches which are the liquid crystal display driving gears which supply the multiple-value electrical potential difference which generates two or more electrical potential differences which drive a liquid crystal panel, and corresponded to the number of data lines of a liquid crystal panel, Two or more operational amplifiers supplied to said two or more switches, and the resistance for giving reference voltage to said two or more operational amplifiers, Have two or more comparators which act as the monitor of the output of two or more of said operational amplifiers, and the output voltage of two or more of said operational amplifiers is received. By increasing the bias of two or more of said operational amplifiers, and the capacity of the transistor which constitutes an output stage with said two or more comparators only at the time of data modification The liquid crystal display driving gear constituted so that the capacity of two or more of said operational amplifiers might be increased and the output voltage of two or more of said operational amplifiers might be completed.

[Claim 4] The liquid crystal display driving gear according to claim 3 constituted so that the capacity of said transistor which constitutes bias and an output stage might be increased, the capacity of said transistor of bias and an output stage might be reduced at the time of a steady state without data modification and said two or more operational amplifiers might supply a low power and the stable electrical potential difference which is hard to oscillate, only when there was data modification.

[Claim 5] Two or more switches which are the liquid crystal display driving gears which supply the multiple-value electrical potential difference which generates two or more electrical potential differences which drive a liquid crystal panel, and corresponded to the number of data lines of a liquid crystal panel, Two or more operational amplifiers OP0-OP (N-1) supplied to said two or more switches, The resistance for giving reference voltage VREF (0) - VREF (N-1) to said two or more operational amplifiers, Two or more N-channel MOS transistors infixed between the output of two or more of said operational amplifiers, and the power

source, It has two or more P-channel MOS transistors between the output of two or more of said operational amplifiers, and ground potential. one electrical potential difference VREF (X) in the electrical potential difference VREF of the request for driving a liquid crystal panel (0) - VREF (N-1) -- this electrical potential difference VREF (X) -- an electrical potential difference only with the high threshold electrical potential difference Vthp of two or more of said P-channel MOS transistors -- or From VREF (X) of an electrical potential difference, to near [ where only the threshold electrical potential difference Vthn of the N-channel MOS transistor is low ] an electrical potential difference It is made to converge with supply voltage or ground potential in addition to the drive of two or more of said operational amplifiers. The liquid crystal display driving gear constituted after that so that the output voltage of two or more of said operational amplifiers might be completed as the desired electrical potential difference VREF (X) by the drive of a part for Vthp for a threshold electrical potential difference of said two or more P-channel MOS or the N-channel MOS transistor, or Vthn, and two or more of said operational amplifiers.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the liquid crystal display driving gear which drives a liquid crystal panel.

[0002]

[Description of the Prior Art] Drawing 9 shows the conventional liquid crystal display driving gear. R0, R1, ..., RM, R (M+1), ..., RN The resistance for carrying out resistance partial pressure of the potential difference between supply voltage VDD and ground potential VSS, and generating reference voltage, and OP0-OP (N-1) The operational amplifier which carries out the buffer of the electrical potential difference VREF0 by which resistance partial pressure was carried out - the VREF (N-1), SW00-SW0 (N-1), and ... SWM0-SWM (N-1), and ... SW (N-1)-SW (N-1) (N-1) It is an output selection switch for outputting the output voltage of operational amplifiers OP0-OP (N-1). An impedance is changed for an electrical potential difference VREF0 - VREF (N-1) with operational amplifiers OP0-OP (N-1). A desired electrical potential difference (following, VREF (X)) is outputted to a liquid crystal panel through Terminals OUT0-OUT (N-1) from the output selection switches SW00-SW0 (N-1) and the switch (following, SWX) with which it is chosen of the -SW(s) (N-1) (N-1).

[0003]

[Problem(s) to be Solved by the Invention] In order to use a liquid crystal panel for a pocket device or a personal digital assistant, in addition to a voltage output highly precise as a liquid crystal display driving gear, a high-speed drive and a low power are required.

[0004] When it changes from switches other than Switch SWX to SWX with this conventional configuration, it is difficult to drive only by the capacity of operational amplifiers OP0-OP (N-1), and to fill both a low power and a high-speed drive.

[0005] Furthermore, since the configuration of a voltage follower is taken, if a high speed is made to drive, it will be easy to oscillate operational amplifiers

OP0-OP (N-1). This invention aims at offering a high-speed drive, a low power, and the stable liquid crystal display driving gear that is not oscillated.

[0006]

[Means for Solving the Problem] The liquid crystal display driving gear of this invention according to claim 1 Two or more switches which are the liquid crystal display driving gears which supply the multiple-value electrical potential difference which generates two or more electrical potential differences which drive a liquid crystal panel, and corresponded to the number of data lines of a liquid crystal panel, Two or more operational amplifiers which supply an electrical potential difference to said two or more switches, and the resistance for giving reference voltage to said two or more operational amplifiers, Two or more comparators which act as the monitor of the output of two or more of said operational amplifiers, It has the output of two or more of said operational amplifiers, and two or more switches infix between ground potential between the output of two or more of said operational amplifiers, and supply voltage. It is characterized by constituting so that said two or more comparators may change said two or more switches at the time of data modification and the output voltage to a liquid crystal panel may be completed as it.

[0007] At the time of the stationary which the output current over the convergence time amount at the time of data modification of this invention according to claim 2 is equipped with the capacity beyond the output current of two or more of said operational amplifiers, and does not still more specifically have data modification in claim 1 like, it is characterized by being a low power equivalent to a current at the time of the stationary of two or more of said operational amplifiers.

[0008] According to this configuration, it can accelerate without being dependent on the capacity of an operational amplifier, a high speed and the stability of not oscillating are filled to coincidence, and since the power consumption for improvement in the speed is only an inserted part of a comparator, it is further realizable by about several microampere.

[0009] The liquid crystal display driving gear of this invention according to claim 3 Two or more switches which are the liquid crystal display driving gears which supply the multiple-value electrical potential difference which generates two or more electrical potential differences which drive a liquid crystal panel, and corresponded to the number of data lines of a liquid crystal panel, Two or more operational amplifiers supplied to said two or more switches, and the resistance for giving reference voltage to said two or more operational amplifiers, Have two or more comparators which act as the monitor of the output of two or more of said operational amplifiers, and the output voltage of two or more of said operational amplifiers is received. By increasing the bias of two or more of said operational amplifiers, and the capacity of the transistor which constitutes an output stage with said two or more comparators only at the time of data modification The capacity of two or more of said operational amplifiers is increased, and it is characterized by constituting so that the output voltage of two or more of said operational amplifiers may be completed.

[0010] Like, only when [ of this invention / according to claim 4 ] there is data modification in claim 3, the capacity of said transistor which constitutes bias and an output stage is increased, the capacity of said transistor of bias and an output stage is reduced at the time of a steady state without data modification, and it is still more specifically characterized by constituting so that said two or more operational amplifiers may supply a low power and the stable electrical potential difference which is hard to oscillate.

[0011] According to this configuration, the capacity of an operational amplifier is changed, bias and the transistor capacity of an output stage are increased, by high-speed operation and the steady state, bias and the transistor capacity of an output stage can be reduced, and a low power and operational stability can be reconciled according to a transient.

[0012] The liquid crystal display driving gear of this invention according to claim 5 Two or more switches which are the liquid crystal display driving gears which supply the multiple-value electrical potential difference which generates two or

more electrical potential differences which drive a liquid crystal panel, and corresponded to the number of data lines of a liquid crystal panel, Two or more operational amplifiers OP0-OP (N-1) supplied to said two or more switches, The resistance for giving reference voltage VREF (0) - VREF (N-1) to said two or more operational amplifiers, Two or more N-channel MOS transistors infixed between the output of two or more of said operational amplifiers, and the power source, It has two or more P-channel MOS transistors between the output of two or more of said operational amplifiers, and ground potential. one electrical potential difference VREF (X) in the electrical potential difference VREF of the request for driving a liquid crystal panel (0) - VREF (N-1) -- this electrical potential difference VREF (X) -- an electrical potential difference only with the high threshold electrical potential difference Vthp of two or more of said P-channel MOS transistors -- or From VREF (X) of an electrical potential difference, to near [ where only the threshold electrical potential difference Vthn of the N-channel MOS transistor is low ] an electrical potential difference It is made to converge with supply voltage or ground potential in addition to the drive of two or more of said operational amplifiers. It is characterized by constituting so that the output voltage of two or more of said operational amplifiers may be completed as the desired electrical potential difference VREF (X) after that by the drive of a part for Vthp for a threshold electrical potential difference of said two or more P-channel MOS or the N-channel MOS transistor, or Vthn, and two or more of said operational amplifiers.

[0013] According to this configuration, at the time of a stationary without data modification, even if it is the same capacity as the former, since it is good, it becomes accelerable and it becomes possible of the drive of operational amplifiers OP0-OP (N-1) that it is good to the same extent [ the potential difference (Vthp+alpha), or (Vthn+alpha) power consumption and the stability over an oscillation of operational amplifiers OP0-OP (N-1) ] as the former.

[0014]

[Embodiment of the Invention] Hereafter, the gestalt of each operation of this

invention is explained based on drawing 1 R> 1 - drawing 8 . In addition, the liquid crystal display driving gear of the conventional example shown in drawing 9 can be written like drawing 10 , if it observes about an operational amplifier OPM. Here, V0 takes as electrical potential differences other than VREFM of VREF (0) - the VREF(s) (N-1), and SW0 is taken as switches other than the switch SWM of the switches SW0-SW (N-1).

[0015] (Gestalt 1 of operation) If drawing 1 shows the liquid crystal display driving gear of the (gestalt 1 of operation) of this invention and observes an operational amplifier OPM, it can be written like drawing 2 .

[0016] The conventional operational amplifiers OP0-OP (N-1) up and down Comparators COH0-COH (N-1), COL0-COL (N-1) are inserted. Comparators COH0-COH (N-1), Supply voltage VDD or ground potential VSS drives [ the output of COL0-COL (N-1) ] the output voltage of operational amplifiers OP0-OP (N-1) to near the electrical potential difference VREFX through Switches SWH0-SWH (N-1), and SWL0-SWL (N-1).

[0017] drawing 1 -- setting -- Rv0, Rpepsilon0, Rv1, and Rn -- epsilon0, ..., RvM, and RpepsilonM RnepsilonM Rv (M+1), ..., Rv (N-1), Rpepsilon (N-1), Rnepsilon (N-1), and RvN The resistance for carrying out resistance partial pressure of the potential difference between supply voltage VDD and ground potential VSS, and generating reference voltage, and OP0-OP (N-1) The electrical potential difference VREF0 by which resistance partial pressure was carried out, ..., VREFM, ..., the operational amplifier that carries out the buffer of the VREF (N-1), SW00-SW0 (N-1), and ... SWM0-SWM (N-1), and ... SW (N-1)0-SW (N-1) (N-1) It is an output selection switch for choosing the output voltage of operational amplifiers OP0-OP (N-1), and outputs to liquid crystal panel LCD from Terminals OUT0-OUT (N-1).

[0018] The comparator with which COH0 compares the output voltage and reference voltage VREF (0+alpha) of an operational amplifier OP0, The switch with which SWH0 was infixd between supply voltage VDD and the output of an operational amplifier OP0, The comparator with which COL0 compares the

output voltage and reference voltage VREF (0-alpha) of an operational amplifier OP0, SWL0 is the switch infix between ground potential VSS and the output of an operational amplifier OP0, closing motion is changed with the output of a comparator COL 0, and, as for a switch SWH0, closing motion is changed with the output of a comparator COH0, as for a switch SWL0.

[0019] The comparator with which COHM compares the output voltage and reference voltage VREF (M+alpha) of an operational amplifier OPM about an operational amplifier OPM similarly hereafter, The switch with which SWHM was infix between supply voltage VDD and the output of an operational amplifier OPM, The comparator with which COLM compares the output voltage and reference voltage VREF (M-alpha) of an operational amplifier OPM, SWLM is the switch infix between ground potential VSS and the output of an operational amplifier OP0, closing motion is changed with the output of Comparator COLM, and, as for Switch SWHM, closing motion is changed with the output of Comparator COHM, as for Switch SWLM.

[0020] The comparator with which COH (N-1) compares the output voltage and reference voltage VREF (N-1) (+alpha) of an operational amplifier OP (N-1) about an operational amplifier OP (N-1), The switch with which SWH (N-1) was infix between supply voltage VDD and the output of an operational amplifier OP (N-1), The comparator with which COL (N-1) compares the output voltage and reference voltage VREF (N-1) (-alpha) of an operational amplifier OP (N-1), SWL (N-1) is the switch infix between ground potential VSS and the output of an operational amplifier OP (N-1). Closing motion is changed with the output of Comparator COL (N-1), and, as for Switch SWH (N-1), closing motion is changed with the output of Comparator COH (N-1), as for Switch SWL (N-1).

[0021] As shown in drawing 2 , R1\_1, R2\_1, Rpepsilon1, and Rnepsilon2 are resistance which generates reference voltage VREF (M). The electrical potential difference VREF (M+alpha) pressured partially by resistance R1\_1 and resistance Rpepsilon1-R2\_1 is inputted into the inversed input terminal (-) of Comparator COH. The electrical potential difference VREF (M) pressured

partially by resistance R1\_1-R<sub>epsilon</sub>1 and resistance R<sub>epsilon</sub>2-R2\_1 is inputted into the non-inversed input terminal (+) of an operational amplifier OPM. The electrical potential difference VREF (M-alpha) pressured partially by resistance R1\_1-R<sub>epsilon</sub>2 and resistance R2\_1 is inputted into the inversed input terminal (-) of Comparator COLM.

[0022] An operational amplifier OPM takes a voltage follower configuration, and the output Mout of an operational amplifier OPM supplies an electrical potential difference VREF (M) to the non-inversed input terminal (+) of Comparator COHM, the non-inversed input terminal (+) of Comparator COLM, and Switch SWM.

[0023] Comparators COHM and COLM use supply voltage VDD and ground potential VSS for a high speed, and complete the output Mout of an operational amplifier OPM as it. SWM and SW0 are the switches for an output change of the output Mout of an operational amplifier OPM, and the output voltage V0 of other operational amplifiers.

[0024] Thus, the actuation is explained about the constituted liquid crystal display driving gear. If the switch SW0 is chosen and Switch SWM is chosen from the condition that VO electrical potential difference is outputted to Terminal OUTM, the output voltage VREF of an operational amplifier OPM (M) will be outputted.

[0025] In this case, from the case where potential rises to VREF (M) and it converges from potential lower than VREF (M), and potential higher than VREF (M), potential may descend to VREF (M) and the method of change of the electrical potential difference of the output Mout of an operational amplifier OPM may be converged.

[0026] First, the case where potential rises to VREF (M) and it converges from potential with the output Mout of an operational amplifier OPM lower than VREF (M) is explained. At this time, only an operational amplifier OPM operates and the initial state of the output Mout of an operational amplifier OPM completes the potential of an output Mout to VREF (M), when potential is higher than VREF (M-alpha). Since an electrical-potential-difference range is as small as a potential alpha bolt at this time, even if it drives with the output Mout of an operational

amplifier OPM, high-speed operation is possible enough. alpha bolt is  
 $VREF(M+\alpha)-VREF(M) = \alpha VREF(M)-VREF(M-\alpha)$  It is alpha.

[0027] However, when the output Mout of an operational amplifier OPM is smaller than VREF (M-alpha), an electrical-potential-difference range is large. In this case, Comparator COLM makes Switch SWHM turn on to the potential near VREF (M-alpha), and supply voltage VDD is supplied until it becomes an electrical potential difference near VREF (M-alpha) to an output Mout.

[0028] When the electrical potential difference of the output Mout of an operational amplifier OPM turns into an electrical potential difference near VREF (M-alpha), Comparator COLM turns off Switch SWHM and the supply from supply voltage VDD is cut. Then, with an operational amplifier OPM, it is made to go up to the VREF (M) potential from VREF (M-alpha), and Terminal OUTM is converged on an electrical potential difference VREF (M).

[0029] Thus, only when [ big, Transient Mout, i.e. an output, ] changing, in order to supply supply voltage VDD with Comparator COLM, it becomes accelerable though it is the capacity of the operational amplifier OPM equivalent to the former.

[0030] Next, the case where potential descends to VREF (M) and it converges from potential with the output Mout of an operational amplifier OPM higher than VREF (M) is explained. At this time, only an operational amplifier OPM operates and the initial state of Terminal OUTM completes the potential of Terminal OUTM to VREF (M), when potential is lower than VREF (M+alpha). At this time, even if an electrical-potential-difference range drives only with potential alpha and the small operational amplifier OPM, high-speed operation is fully possible.

[0031] However, when the output Mout of an operational amplifier OPM is larger than VREF (M+alpha), an electrical-potential-difference range is large. In this case, it supplies until Comparator COHM makes Switch SWLM turn on and ground potential VSS serves as an electrical potential difference near VREF (M-alpha) to an output Mout to the potential near VREF (M-alpha).

[0032] When the electrical potential difference of the output Mout of an operational amplifier OPM turns into an electrical potential difference near VREF

(M+alpha), Comparator COHM makes Switch SWLM turn off and cuts the supply from ground potential VSS. Then, with an operational amplifier OPM, it is made to go up from VREF (M-alpha) to VREF (M), and the output Mout of an operational amplifier OPM is converged on an electrical potential difference VREF (M).

[0033] (Gestalt 2 of operation) Drawing 3 - drawing 6 show the liquid crystal display driving gear of the (gestalt 2 of operation) of this invention. Drawing 3 shows the liquid crystal display driving gear of the (gestalt 2 of operation) of this invention. Operational amplifiers OP0-OP (N-1) up and down Comparators COH0-COH (N-1), By inserting COL0-COL (N-1), and inputting the output of this comparator into operational amplifiers OP0-OP (N-1) It differs from the former in that the bias of operational amplifiers OP0-OP (N-1) and the transistor capacity of an output stage are changed in the time of a transient and a steady state.

[0034] drawing 3 -- setting -- Rv0, Rpepsilon0, Rv1, and Rn -- epsilon0, ..., RvM, and RpepsilonM RnepsilonM Rv (M+1), ..., Rv (N-1), Rpepsilon (N-1), Rnepsilon (N-1), and RvN The resistance for carrying out resistance partial pressure of the potential difference between supply voltage VDD and ground potential VSS, and generating reference voltage, and OP0-OP (N-1) The electrical potential difference VREF0 by which resistance partial pressure was carried out, ..., VREFM, ..., the operational amplifier that carries out the buffer of the VREF (N-1), SW00-SW0 (N-1), and ... SWM0-SWM (N-1), and ... SW (N-1)0-SW (N-1) (N-1) It is an output selection switch for choosing the output voltage of operational amplifiers OP0-OP (N-1), and outputs to liquid crystal panel LCD from Terminals OUT0-OUT (N-1).

[0035] The comparator with which COH0 compares the output voltage and reference voltage VREF (0+alpha) of an operational amplifier OP0, and COL0 are comparators which compare the output voltage and reference voltage VREF (0-alpha) of an operational amplifier OP0, and the capacity of an operational amplifier OP0 is controlled by the output of comparators COH0 and COL0. this (gestalt 2 of operation) -- the concrete configuration of an operational amplifier

OP0 is mentioned later.

[0036] Hereafter, similarly, about the operational amplifier OPM, the comparator with which COHM compares the output voltage and reference voltage VREF ( $M+\alpha$ ) of an operational amplifier OPM, and COLM are comparators which compare the output voltage and reference voltage VREF ( $M-\alpha$ ) of an operational amplifier OPM, and the capacity of an operational amplifier OPM is controlled by the output of Comparators COHM and COLM.

[0037] The comparator with which COH (N-1) compares the output voltage and reference voltage VREF (N-1) of an operational amplifier OP (N-1) about an operational amplifier OP (N-1), COL (N-1) is a comparator which compares the output voltage and reference voltage VREF (N-1) (- $\alpha$ ) of an operational amplifier OP (N-1), and is controlling the capacity of an operational amplifier OP (N-1) by the output of Comparators COH (N-1) and COL (N-1).

[0038] If an operational amplifier OPM is observed, drawing 3 can be written like drawing 4 . As shown in drawing 4 , R1\_2, R2\_2, R $\epsilon$ M, and R $\epsilon$ M are resistance which generates reference voltage. The electrical potential difference VREF ( $M+\alpha$ ) pressured partially by resistance R1\_2 and resistance R $\epsilon$ M-R 2\_2 is inputted into the reversal input (-) of Comparator COHM. The electrical potential difference VREF ( $M$ ) pressured partially by resistance R1\_2 - R $\epsilon$ M, and resistance R $\epsilon$ M-R 2\_2 was inputted into the noninverting input (+) of an operational amplifier OPM, and it has inputted into resistance R1\_2 - R $\epsilon$ M, and the electrical potential difference VREF ( $M-\alpha$ ) pressured partially by resistance R2\_2. COHM and COLM are the comparators for changing capacity to a slow mode, after converging on fast mode, in order to complete the operational amplifier output Mout as a high speed.

[0039] The operational amplifier OPM is constituted as shown in drawing 5 . The operational amplifier OPM consists of the differential amplifier section which consists of P-channel MOS transistors MP1, MP2, MP5, and MP6 and N-channel MOS transistors MN1, MN2, MN5, and MN6, a control circuit 100, and P-channel MOS transistor MP3, and MP4 and the output stage which consists of N-channel

MOS transistors MN3 and MN4. A control circuit 100 constitutes AB class circuit of an operational amplifier, and this circuit determines transistor MP3, the consumed electric current of MN3, and current capacity.

[0040] Thus, the actuation is explained about the constituted liquid crystal display driving gear. If the switch SW0 is chosen and Switch SWM is chosen as the output Mout of an operational amplifier OPM from the condition that the electrical potential difference V0 is outputted, the output voltage VREF of an operational amplifier OPM (M) will be outputted.

[0041] In this case, from potential higher than the case where potential rises to VREF (M) and it converges from potential lower than VREF (M), and VREF (M), potential may descend to VREF (M) and the method of change of the electrical potential difference of the output Mout of an operational amplifier OPM may be converged.

[0042] First, the case where potential rises to VREF (M) and it converges from potential with the output Mout of an operational amplifier OPM lower than VREF (M) is explained. At this time, only an operational amplifier OPM operates and the initial state of the output Mout of an operational amplifier OPM completes the potential of the output Mout of an operational amplifier OPM to VREF (M), when potential is higher than VREF (M-alpha). Since an electrical-potential-difference range is as small as alpha at this time, even if it drives only with an operational amplifier OPM, high-speed operation is possible enough.

[0043] Moreover, at this time, to an operational amplifier OPM, the signal of "L" level is outputted as a control signal, consequently the switches SWH1 and SWH2 of drawing 5 are connected with supply voltage VDD, SWL1 and SWL2 of drawing 5 are connected with ground potential VSS, and bias of the bias of the input side of an operational amplifier OPM is carried out for Comparator COLH through transistors MP1 and MN1. Since bias of the output side of an operational amplifier OPM is carried out through transistor MP3 and MN3 and transistors MP2, MP4, MN2, and MN4 do not operate, an operational amplifier OPM is a low power, and has the high stability over an oscillation.

[0044] However, when the output Mout of an operational amplifier OPM is smaller than VREF (M-alpha), an electrical-potential-difference range is large. In this case, Comparator COHM takes out the signal of "H" level as a control signal to the potential near VREF (M-alpha). In order for SWH1, SWH2, SWL1, and SWL2 which were added to the interior of an operational amplifier OPM to change and to make transistors MP2, MP4, MN2, and MN4 into an ON state by this, the bias of an operational amplifier OPM and the capacity of an output stage are improved, consequently the frequency characteristics of an operational amplifier OPM and output drive capacity are improved.

[0045] Soon, if the potential of the output Mout of an operational amplifier OPM rises to near VREF (M-alpha), Comparator COHM will output the signal of "L" level as a control signal, and the OFF state of the transistors MP2, MP4, MN2, and MN4 of an operational amplifier OPM will be carried out. The bias of an operational amplifier OPM and the transistor of an output stage will be in the condition of being return and a low power and having the high stability over an oscillation in the condition that a transistor is not added, by this.

[0046] Next, the case where potential descends to VREF (M) and it converges from potential with the output Mout of an operational amplifier OPM higher than VREF (M) is explained. At this time, only an operational amplifier OPM operates and the initial state of the output Mout of an operational amplifier OPM completes the potential of the output Mout of an operational amplifier OPM to VREF (M), when potential is higher than VREF (M+alpha). Since an electrical-potential-difference range is as small as alpha at this time, even if the output Mout of the previous operational amplifier OPM rises and it drives only with an operational amplifier OPM like a case, high-speed operation is possible, and it is a low power, and has the high stability over an oscillation.

[0047] However, when the output Mout of an operational amplifier OPM is larger than VREF (M+alpha), an electrical-potential-difference range is large. In this case, to the potential near VREF (M+alpha), Comparator COLM outputs the signal of "H" level as a control signal, SWH1, SWH2, SWL1, and SWL2 which

were added to the interior of an operational amplifier OPM change, and transistors MP2, MP4, MN2, and MN4 are turned on. The bias of an operational amplifier OPM and the capacity of an output stage are improved by this, consequently the frequency characteristics of an operational amplifier OPM and output drive capacity are gone up.

[0048] Soon, if the potential of the output Mout of an operational amplifier OPM descends to near VREF (M+alpha), Comparator COLM outputs the signal of "L" level as a control signal, SWH1, SWH2, SWL1, and SWL2 which were added to the interior of an operational amplifier OPM will change, and transistors MP2, MP4, MN2, and MN4 will be in an OFF state. The bias of an operational amplifier OPM and the transistor of an output stage will be in the condition of being return and a low power and having the high stability over an oscillation in the condition that a transistor is not added, by this.

[0049] Therefore, in the condition that data are not changed, though it is the high stability and power consumption to an oscillation, a liquid crystal display driving gear can be accelerated, when data are changed.

[0050] Actuation is explained in more detail. When the potential of the output Mout of an operational amplifier OPM is lower than an electrical potential difference VREF (M-alpha), Comparator COLM outputs the signal of "H" level as a control signal, and Comparator COHM outputs the signal of "L" level as a control signal. It operates, as the switches SWH1, SWH2, SWL1, and SWL2 of the operational amplifier OPM shown in drawing 5 show by this drawing 6 .

[0051] By actuation of switches SWH1 and SWL1, Bias P and Bias N are impressed also to the gate of transistors MP2 and MN2, and the frequency characteristics of this condition of an operational amplifier OPM improve. Furthermore, with a switch SWH2, an input signal is impressed also to the gate of a transistor MP 4, and output current capacity improves.

[0052] By this, the high-speed operation of the output Mout of an operational amplifier OPM becomes possible from potential lower than VREF (M-alpha) to VREF (M-alpha). Next, when the potential of the output Mout of an operational

amplifier OPM is between electrical potential differences VREF (M-alpha) and VREF (M+alpha), Comparator COLM outputs the signal of "L" level as a control signal, and Comparator COHM outputs the signal of "L" level as a control signal. It operates, as this shows drawing 6 .

[0053] Since the potential difference with the reference voltage of the output Mout of an operational amplifier OPM is less than 2alpha, the capacity of an operational amplifier OPM is made to lower and low-power-ize in this condition. At this time, the differential bias circuit of drawing 5 consists of transistors MP1 and MN1, transistor MP3 for an output, and MN4, and both the frequency characteristics of an operational amplifier OPM and its current capacity are small. However, since transistors MP1 and MN1 and the transistor for an output can be constituted for a differential amplifier bias circuit from MP3 and MN4, low-power-ization is attained.

[0054] Moreover, when the potential of the output Mout of an operational amplifier OPM is lower than an electrical potential difference VREF (M-alpha), Comparator COLM outputs the signal of "L" level as a control signal, and Comparator COHM outputs the signal of "H" level as a control signal. It operates, as the switches SWH1, SWH2, and SWL2 of the operational amplifier OPM which this showed to drawing 5 show drawing 6 . Furthermore, with a switch SWL2, the transistor for an output serves as transistor MP3 and MP4, and output current capacity improves.

[0055] By actuation of switches SWH1 and SWL1, Bias P and Bias N are impressed also to the gate of transistors MP2 and MN2, and the frequency characteristics of this condition of an operational amplifier OPM improve. By this, the high-speed operation of the output Mout of an operational amplifier OPM becomes possible from potential higher than VREF (M+alpha) to VREF (M+alpha).

[0056] (Gestalt 3 of operation) Drawing 7 and drawing 8 show the liquid crystal display driving gear of the (gestalt 3 of operation) of this invention. drawing 7 -- setting -- Rv0, Repsilon0, Rv1, and Rn -- epsilon0, ..., RvM, and RepsilonM

RnepsilonM Rv (M+1), ..., Rv (N-1), Repsilon (N-1), Rnepsilon (N-1), and RvN  
The resistance for carrying out resistance partial pressure of the potential  
difference between supply voltage VDD and ground potential VSS, and  
generating reference voltage, and OP0-OP (N-1) The electrical potential  
difference VREF0 by which resistance partial pressure was carried out, ...,  
VREFM, ..., the operational amplifier that carries out the buffer of the VREF (N-1),  
SW00-SW0 (N-1), and ... SWM0-SWM (N-1), and ... SW (N-1)0-SW (N-1) (N-1) It  
is an output selection switch for choosing the output voltage of operational  
amplifiers OP0-OP (N-1), and outputs to liquid crystal panel LCD from Terminals  
OUT0-OUT (N-1).

[0057] As for MNH0, the output circuit of a transistor MNH0 is infix between  
the output of the operational amplifier OP0 with which the N-channel MOS  
transistor with which reference voltage VREF (0+alpha) was impressed to the  
gate, and MPL0 are the P-channel MOS transistors with which reference voltage  
VREF (0-alpha) was impressed to the gate, and buffer connection was made,  
and supply voltage VDD. The output circuit of a transistor MPL0 is infix  
between the output of an operational amplifier OP0, and ground potential VSS.

[0058] Hereafter, similarly, about the operational amplifier OPM, the N-channel  
MOS transistor with which, as for MNHM, reference voltage VREF (M+alpha)  
was impressed to the gate, and MPLM are the P-channel MOS transistors with  
which reference voltage VREF (M-alpha) was impressed to the gate, and the  
output circuit of Transistor MNHM is infix between the outputs of an  
operational amplifier OPM and supply voltage VDD by which buffer connection  
was made. The output circuit of Transistor MPLM is infix between the output of  
an operational amplifier OPM, and ground potential VSS.

[0059] The N-channel MOS transistor with which, as for MNH (N-1), reference  
voltage VREF (N-1) (+alpha) was impressed to the gate about the operational  
amplifier OP (N-1), MPL (N-1) is the P-channel MOS transistor with which  
reference voltage VREF (N-1) (-alpha) was impressed to the gate, and the output  
circuit of Transistor MNH (N-1) is infix between the outputs of an operational

amplifier OP (N-1) and supply voltage VDD by which buffer connection was made. The output circuit of Transistor MPL (N-1) is infixed between the output of an operational amplifier OP (N-1), and ground potential VSS.

[0060] In drawing 7 , if an operational amplifier OPM is observed, it can write like drawing 8 . As shown in drawing 8 , it is the resistance which generates reference voltage, and resistance R1\_3, R2\_3, R<sub>pepsilonM</sub>, and R<sub>nepsilonM</sub> connect with resistance R1\_3 the electrical potential difference VREF (M+alpha) pressured partially by resistance R<sub>pepsilonM</sub>-R 2\_3 at the gate of Transistor MNHM, and the drain of Transistor MNHM is connected to supply voltage VDD, and they connect the source to the output Mout of an operational amplifier OPM. Furthermore, the electrical potential difference VREF (M-alpha) pressured partially by resistance R2\_3 is connected with resistance R1\_3 - R<sub>nepsilonM</sub> at the gate of Transistor MPLM, the drain of Transistor MPLM is connected to ground potential VSS, and the source is connected to the output Mout of an operational amplifier OPM. Moreover, the electrical potential difference VREF (M) pressured partially by R1\_3 - R<sub>nepsilonM</sub>, and R<sub>pepsilonM</sub>-R 2\_3 is impressed to the noninverting input (+) of an operational amplifier OPM, and an operational amplifier OPM is outputted through Switch SWM as a configuration of a voltage follower. Moreover, when Switch SWM is not chosen, the output voltage V0 of other operational amplifiers is outputted through a switch SW0.

[0061] Thus, about the constituted liquid crystal display, the actuation is explained below. If the switch SW0 is chosen and Switch SWM is chosen from the condition that electrical potential differences other than VREF (M) are outputted, VREF (M) will be outputted to the output voltage of an operational amplifier OPM.

[0062] In this case, the method of electrical-potential-difference change of the output Mout of an operational amplifier OPM may descend from an electrical potential difference lower than the case where it goes up from an electrical potential difference lower than VREF (M) to VREF (M), and VREF (M), and may be converged.

[0063] First, the case where potential rises to VREF (M) and it converges from potential with the output Mout of an operational amplifier OPM lower than VREF (M) is explained. Since an electrical-potential-difference range is small, it can make VREF (M) converge only operational amplifier OPM on a high speed with ( $\alpha$ -Vthp), when setting the threshold electrical potential difference of Transistor MNHM to Vthp at this time, and Terminal OUTM is larger than (VREF(M+ $\alpha$ )-Vthp).

[0064] However, when smaller than (VREF(M+ $\alpha$ )-Vthp), an electrical-potential-difference range is large. In this case, to (VREF(M+ $\alpha$ )-Vthp), Transistor MNHM turns on and supply voltage VDD is supplied till supplying the output Mout of an operational amplifier OPM (VREF(M+ $\alpha$ )-Vthp). When the output Mout of an operational amplifier OPM comes to (VREF(M+ $\alpha$ )-Vthp), Transistor MNHM turns off, you cut off supply from supply voltage VDD, and an operational amplifier OPM makes it converge from (VREF(M+ $\alpha$ )-Vthp) to VREF (M).

[0065] Next, the case where potential descends to VREF (M) and it converges from potential with the output Mout of an operational amplifier OPM higher than VREF (M) is explained. Since an electrical-potential-difference range is small, it can make VREF (M) converge only operational amplifier OPM on a high speed with (-  $\alpha$ +Vthn), when considering as the threshold electrical potential difference Vthn of Transistor MPLM at this time, and the output Mout of an operational amplifier OPM is smaller than (VREF(M- $\alpha$ )+Vthn).

[0066] However, when larger than (VREF(M- $\alpha$ )+Vthn), an electrical-potential-difference range is large. In this case, to (VREF(M- $\alpha$ )+Vthn), Transistor MPLM turns on and ground potential VSS is supplied till supplying the output Mout of an operational amplifier OPM (VREF(M- $\alpha$ )+Vthn). When the output Mout of an operational amplifier OPM comes to (VREF(M- $\alpha$ )+Vthn), Transistor MPLM turns off, you cut off supply from ground potential VSS, and an operational amplifier OPM makes it converge from (VREF(M+ $\alpha$ )-Vthn) to VREF (M).

[0067]

[Effect of the Invention] Since a comparator and the added transistor do not operate as mentioned above in the condition that data do not change by having newly added the transistor between a comparator, and a power source and an operational amplifier to the system according to this invention Though it is stability equivalent to the former, and power consumption, in the condition that data change Output voltage supplies [ this comparator ] a high speed from supply voltage VDD or ground potential VSS to near VREF through a switch. the added transistor -- from ( $VREF + Vthp + \alpha$ ) supply voltage VDD or ground potential VSS ( $VREF - Vthn - \alpha$ ) -- up to -- by supplying, it becomes possible to accelerate without making it dependent on the capacity of an operational amplifier.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

#### DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] The block diagram of the liquid crystal display driving gear in the (gestalt 1 of operation) of this invention

[Drawing 2] The explanatory view of the gestalt of this operation

[Drawing 3] The block diagram of the liquid crystal display driving gear in the (gestalt 2 of operation) of this invention

[Drawing 4] The explanatory view of the gestalt of this operation

[Drawing 5] The circuit diagram of the operational amplifier of the gestalt of this operation

[Drawing 6] The related Fig. of each output state of the comparator of the gestalt of this operation, and the change condition of each switch

[Drawing 7] The block diagram of the liquid crystal display driving gear in the (gestalt 3 of operation) of this invention

[Drawing 8] The explanatory view of the gestalt of this operation

[Drawing 9] The block diagram of the conventional liquid crystal display driving gear

[Drawing 10] The explanatory view of the example of \*\*\*\*\*

[Description of Notations]

VDD Supply voltage

VSS Ground potential

out (N-1) from out0, OUTM Output terminal of a liquid crystal display driving gear

VREF (0) - VREF (N) Nth electrical potential difference of the electrical potential difference which pressured VDD and VSS partially by R0-RN

VREF (M) Electrical potential difference which pressured VDD and VSS partially by Resistance R0-RM and Resistance R (M-1) and RN

V0 One electrical potential difference in in VREF (0) to VREF(s) (N-1) other than VREF (M)

VREF (M+alpha) VREF (M) -- alpha (> 0) -- high electrical potential difference

VREF (M-alpha) VREF (M) -- alpha (> 0) -- low electrical potential difference

OP0- OP (N-1) and OPM Operational amplifier

SW00-SW (N-1) (N-1) Switch

SWHM, SWLM Switch

COHM, COLM Comparator

SWH1, SWH2 Switch

## SWL1, SWL2 Switch

## MP1-MP4 P-channel MOS transistor

## MN1-MN4 N-channel MOS transistor

## MPL0-MPL (N-1) P-channel MOS transistor

## MNH0-MNH (N-1) N-channel MOS transistor

[Translation done.]

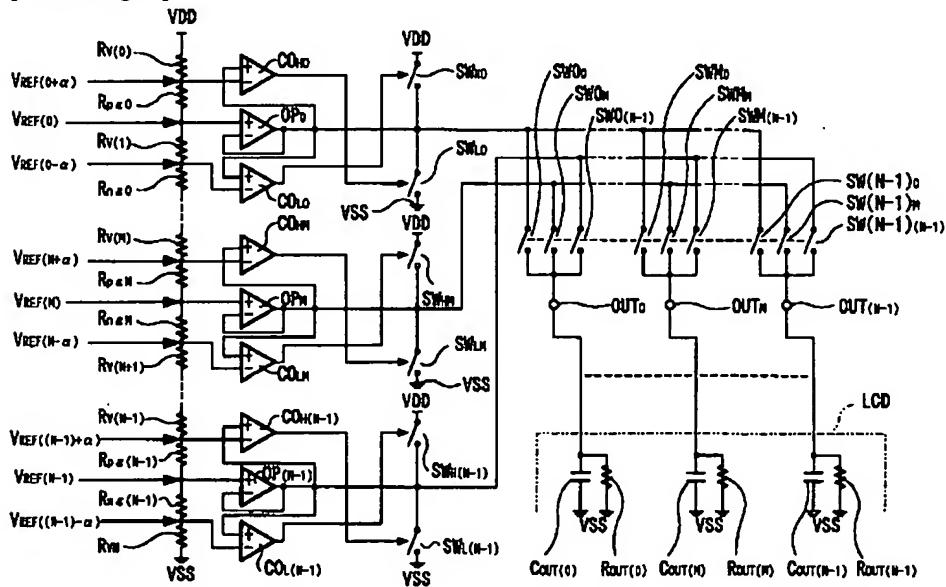
## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

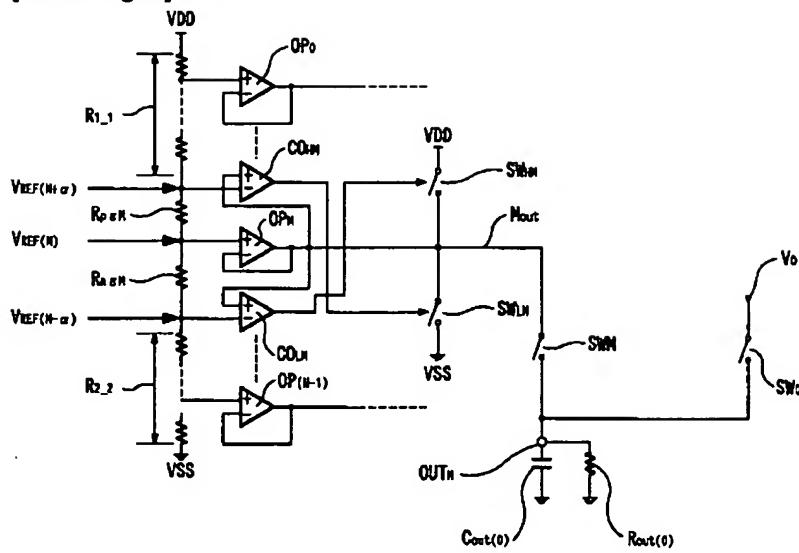
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

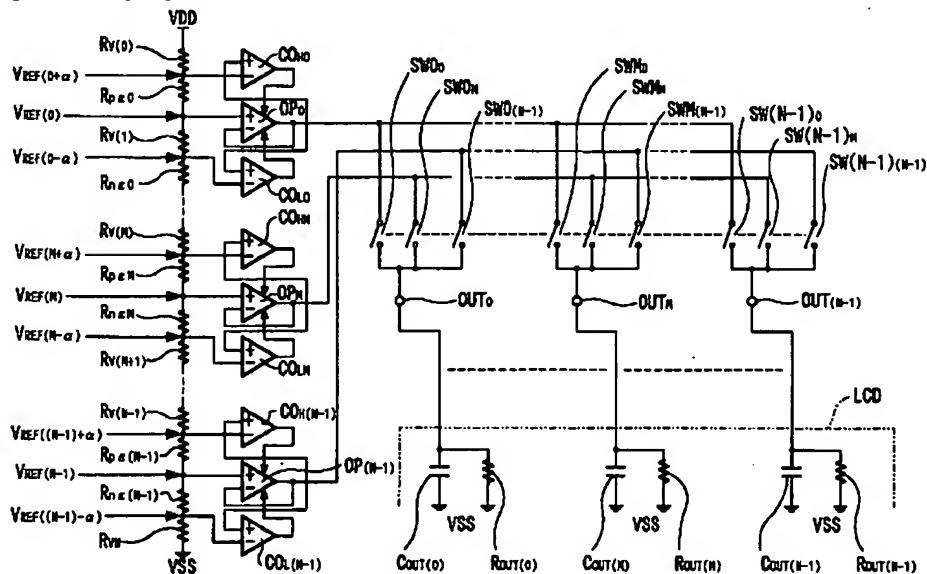
[Drawing 1]



[Drawing 2]



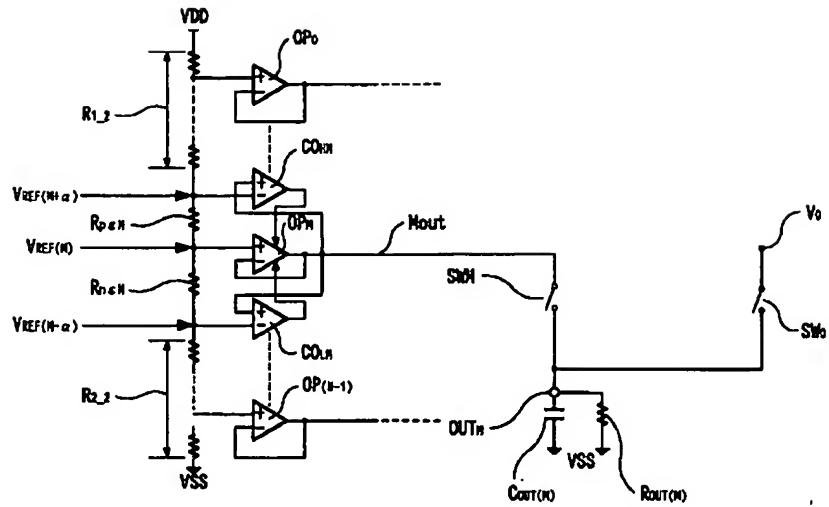
[Drawing 3]



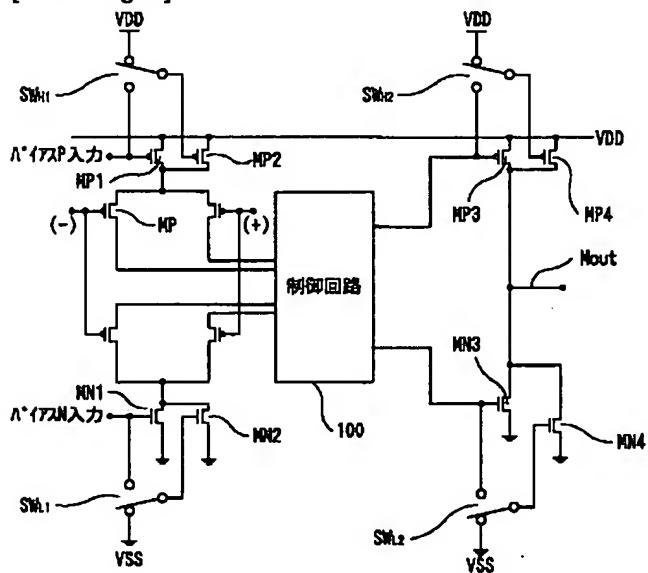
[Drawing 6]

$S_{in1}$	$S_{in2}$	$V_o$	$V_o$	$V_o$	$V_o$	オペアンプ $OP_N$ の消費電流	オペアンプ $OP_N$ の駆動力
L	L	VDD	VDD	VSS	VSS	小	小
L	H	A'172P	MP397-ト電圧	A'172N	VSS	大	大
H	L	A'172P	VDD	A'172N	MP397-ト電圧	大	大
H	H	-	-	-	-	-	-

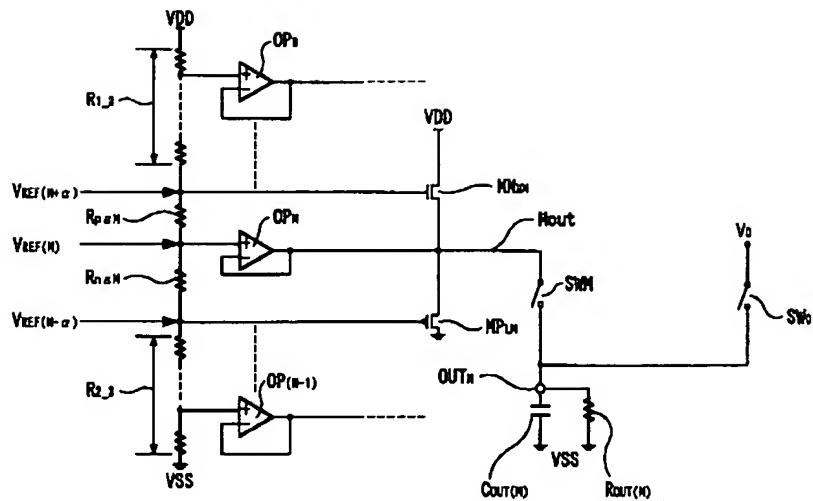
[Drawing 4]



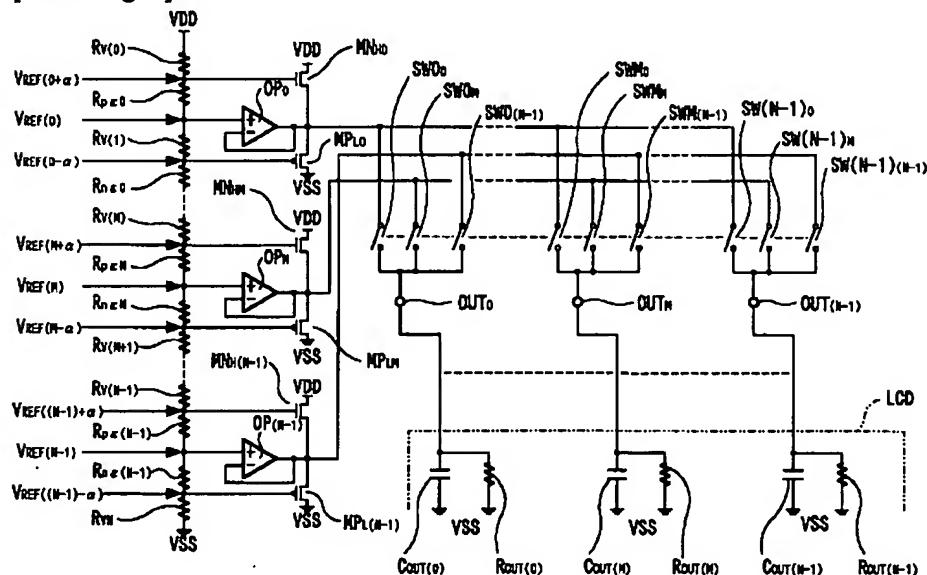
[Drawing 5]



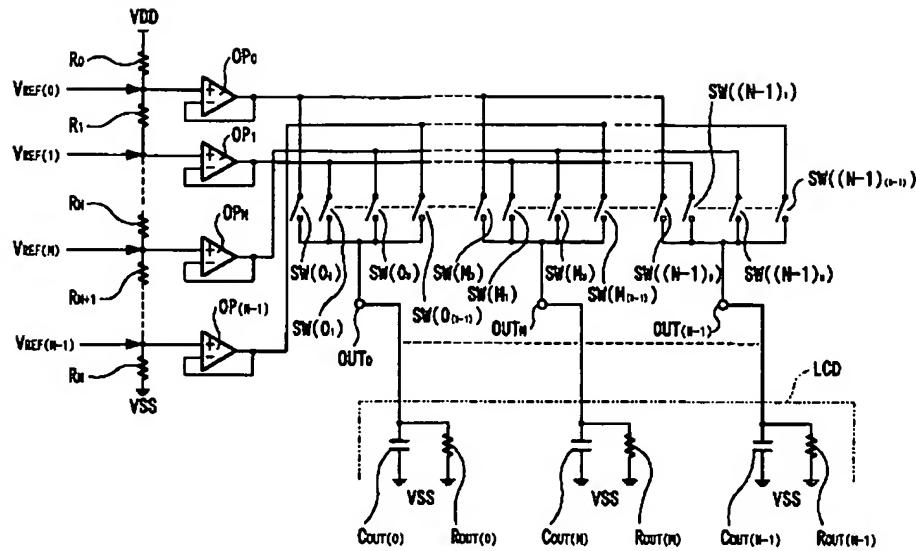
[Drawing 8]



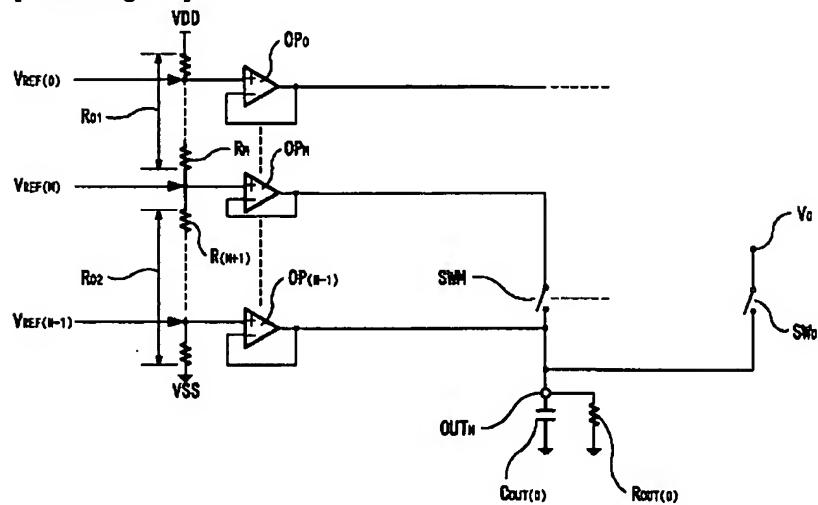
[Drawing 7]



[Drawing 9]



[Drawing 10]




---

[Translation done.]